ZESTAWY URUCHOMIENIOWE LABORATORIUM TECHNIKI CYFROWEJ I SYSTEMÓW MIKROPROCESOROWYCH

Aleksander Dziuda Waldemar Krupa



KARKONOSKA PAŃSTWOWA SZKOŁA WYŻSZA

KARKONOSKA PAŃSTWOWA SZKOŁA WYŻSZA w Jeleniej Górze WYDZIAŁ TECHNICZNY



ZESTAWY URUCHOMIENIOWE LABORATORIUM TECHNIKI CYFROWEJ I SYSTEMÓW MIKROPROCESOROWYCH

Aleksander Dziuda Waldemar Krupa

Jelenia Góra 2011

RADA WYDAWNICZA KARKONOSKIEJ PAŃSTWOWEJ SZKOŁY WYŻSZEJ Tomasz Winnicki (przewodniczący), Grażyna Baran, Izabella Błachno, Aleksander Dziuda, Barbara Mączka, Kazimierz Stąpór, Józef Zaprucki

RECENZENT

Jan Jagielski

PROJEKT OKŁADKI Barbara Mączka, Aleksander Dziuda

PRZYGOTOWANIE DO DRUKU Barbara Mączka

DRUK I OPRAWA

Oficyna Wydawnicza Qwerty Rybitwy 51 62-261 Lednogóra

WYDAWCA

Karkonoska Państwowa Szkoła Wyższa w Jeleniej Górze ul. Lwówecka 18 58-503 Jelenia Góra

ISBN 978-83-61955-09-2

Niniejsze wydawnictwo można nabyć w Bibliotece i Centrum Informacji Naukowej Karkonoskiej Państwowej Szkoły Wyższej w Jeleniej Górze, ul. Lwówecka 18, tel 75 645 33 52

Spis treści

Wstęp	5
Rozdział 1. Makieta laboratoryjna ML-1	
1.1. Opis zestawu	
1.1.1. Makieta laboratoryjna ML-1	10
1.1.2. Mikroprocesorowy sterownik makiety	15
Rozdział 2. Zestaw uruchomieniowy SK-CRII-L-G dla	
układów CPLD z rodziny CoolRunner-II firmy XILINX	19
2.1. Opis zestawu	19
2.1.1. Zestaw uruchomieniowy SK-CRII-L-G	20
Rozdział 3. Zestaw uruchomieniowy ZL6PLD dla układów	
FPGAz rodziny SPARTAN 3 firmy XILINX	37
3.1. Opis zestawu	37
3.1.1. Zestaw uruchomieniowy ZL6PLD	
Rozdział 4. Programatory	53
4.1. Programator LABTOOL-48XP	53
4.1.1. Praca z programatorem	56
4.1.2. Programowanie układu	61
4.2. Programatory ISP	65
Rozdział 5. Modułowy system µM-DYD.	76
5.1. Opis zestawu	77
5.2. Struktura wewnętrzna modułowego systemu µM-DYD	78
5.3. Moduł sterownika μ M – 537F.	
5.3.1. Warunki pracy	
5.4. Makieta dydaktyczna "Wyświetlacz LED"	
5.5. Makieta dydaktyczna "Skrzyżowanie"	92
5.6. Makieta dydaktyczna "Tęcza"	
5.7. Zasilacz	
Rozdział 6. Zestaw uruchomieniowy ZL2MCS51dla mikro-	
kontrolerów z rodziny MCS51	99
6.1. Opis zestawu	100
6.1.1. Zestaw uruchomieniowy ZL2MCS51	101
Rozdział 7. Zestaw uruchomieniowy ZL2AVR dla mikro-	
kontrolerów AVR ATmega8	113
7.1. Opis zestawu	113
7.1.1. Zestaw uruchomieniowy ZL2AVR	114
Literatura	127

WSTĘP

Zajęcia w Laboratorium Układów Cyfrowych i Systemów Mikroprocesorowych odbywają się w ramach przedmiotów:

- Technika analogowa i cyfrowa;
- Technika cyfrowa;
- Technika cyfrowa i mikroprocesorowa;
- Elementy techniki mikroprocesorowej;
- Podstawy techniki mikroprocesorowej;
- Systemy mikroprocesorowe;

prowadzonych dla studentów Wydziału Technicznego Karkonoskiej Państwowej Szkoły Wyższej.

Laboratorium przeznaczone jest do nauczania techniki cyfrowej i programowania systemów mikroprocesorowych.

Celem zajęć realizowanych w laboratorium jest lepsze zrozumienie zasad działania układów cyfrowych i systemów mikroprocesorowych, poznanie elementarnych zasad konstrukcji i projektowania systemów cyfrowych, nabycie praktycznych umiejętności programowania i testowania oprogramowania układów programowalnych i mikrokontrolerów w typowych, reprezentatywnych zastosowaniach związanych z aparaturą kontrolno-pomiarową i sterownikami przemysłowymi.

Laboratorium Układów Cyfrowych i Systemów Mikroprocesorowych dysponuje ośmioma stanowiskami komputerowymi (z Windows XP Professional), oryginalnymi zestawami dydaktycznymi (w tym również produkcji własnej) z układami CPLD i FPGA, mikrokontrolerami rodziny MCS51 w wersji z programowaniem w systemie ISP oraz mikrokontrolerami rodziny ATmega.

Istotnym współcześnie aspektem nauki projektowania systemów cyfrowych jest poznanie zasad programowania cyfrowych układów programowalnych o różnym stopniu złożoności. Laboratorium dysponuje zestawem uruchomieniowym SK-CRII-L-G dla układów CPLD rodziny *CoolRunner II* firmy Xilinx oraz zestawem uruchomieniowym (opracowanie własne) dla układów CPLD z rodziny *9500* firmy ALTERA. Do programowania struktur FPGA wykorzystywany jest

zestaw uruchomieniowy ZL6PLD dla układów FPGA z rodziny **SPARTAN 3** firmy XILINX.

Programowanie układów może być realizowane poprzez port USB lub też za pomocą dostępnych w laboratorium, zewnętrznych programatorów JTAG/ISP.

Wszystkie rodzaje zestawów uruchomieniowych dla układów CPLD i FPGA współpracują z zainstalowanym w laboratorium środowiskiem programistycznym WebPACK ISE firmy Xilinx.

Uniwersalny programator LabTool-48XP stwarza możliwość programowania szerokiej gamy cyfrowych struktur programowalnych, w tym popularne rodziny mikrokontrolerów: MCS51, PIC, AVR, ST7, pamięci E(E)PROM i FLASH, a także struktury programowalne SPLD, CPLD i FPGA w obudowie DIL. Dzięki dodatkowym przejściówkom i adapterom programator ten umożliwia programowanie układów także w obudowach PLCC oraz SOIC, także w trybie programowania w systemie (ISP).

Do programowania szerokiej gamy mikrokontrolerów, a także do projektowania własnych systemów cyfrowych opartych o mikrokontrolery, laboratorium dysponuje zestawami laboratoryjnymi umożliwiającymi pracę z mikrokontrolerami z rodziny MCS51, AVR oraz PIC. Zestawy te wyposażone są w standardowe moduły wejścia/wyjścia do interakcji z użytkownikiem oraz otoczeniem, w tym także innymi modułami cyfrowymi czy komputerem PC, takimi jak: wyświetlacze LED/LCD 2x16, buzzer, diody LED, potencjometr analogowy, klawiatura, port RS232, port IrDA do komunikacji bezprzewodowej, zestawy przełączników microswitch, a także moduł portu USB.

Mikrokontrolery z rodziny MCS51, mimo upływu lat, nadal cieszą się dużą popularnością. Nowe odmiany procesorów z coraz bardziej rozbudowanymi modułami peryferyjnymi oraz potrzeba tworzenia aplikacji w krótkim czasie powodują, że coraz częściej do pisania oprogramowania dla mikrokontrolerów są wykorzystywane języki wysokiego poziomu.

Laboratorium dysponuje uniwersalnym zestawem uruchomieniowym ZL2MCS51 dla programowanych w systemie mikrokontrolerów rodziny MCS51 w języku C, współpracujących z programatorem ZL11PRG ze złączem ISP. Moduł dysponuje złączem RS232 oraz wyprowadzeniami portów do rozbudowywania zestawu o zewnętrzne moduły projektowane przez użytkownika.

Do programowania mikrokontrolerów rodziny '51 w języku asemblera wykorzystywany jest modułowy system μ M-DYD pracujący z zintegrowanym środowiskiem programowym IDE51. Modułowy system μ M-DYD współpracuje z dołączonymi makietami dydaktycznymi:

- Wyświetlacz LED.
- Skrzyżowanie.
- Tęcza.

Laboratorium dysponuje również zestawem uruchomieniowym ZL2AVR dla jednej z najpopularniejszych współcześnie rodzin mikrokontrolerów o architekturze RISC – rodziny AVR firmy ATMEL. Zestaw ten umożliwia programowanie oraz projektowanie urządzeń w oparciu o najbardziej rozbudowaną wersję tych mikrokontrolerów – rodzinę ATmega. Programowanie zestawu może odbywać się w trybie programowania w systemie (ISP) z użyciem dowolnego zewnętrznego programatora ze złączem w standardzie ISP.

Zgodnie z tytułem książki skupiliśmy się na przedstawieniu uniwersalnych zestawów laboratoryjnych umożliwiających wykonywanie ćwiczeń z układami programowalnymi przez implementowanie w nich opracowanych samodzielnie projektów układów oraz zestawów uruchomieniowych umożliwiających samodzielną realizację przykładów i ćwiczeń z wykorzystaniem bardzo popularnych układów z rodziny MCS51 i AVR. Prezentowane zestawy posiadają dużą potencjalną funkcjonalność i wszechstronność tematów nauczania.

Ponadto w książce zamieszczono opis budowy i obsługi programatorów umożliwiających programowanie układów PLD i mikrokontrolerów w systemie, jak również za pomocą programatora stacjonarnego.

Książka przeznaczona jest dla studentów Wydziału Technicznego Kolegium Karkonoskiego, którzy w ramach zajęć poznają zasady konstrukcji i projektowania systemów cyfrowych, nabywają praktyczne umiejętności programowania i testowania oprogramowania układów programowalnych i mikrokontrolerów. Sądzimy również, że będzie ona bardzo przydatna dla praktyków elektroników i hobbystów skupionych w kołach naukowych Kolegium Karkonoskiego, jak również dla wszystkich początkujących użytkowników, którzy zaczynają dopiero stawiać pierwsze kroki w dziedzinie układów PLD i mikrokontrolerów, jak również doświadczonych programistów poszukujących zestawu uruchomieniowego dla swoich projektów.

Opracowane rozdziały stanowią wspólną pracę autorów.

MAKIETA LABORATORYJNA ML-1

Makieta została opracowana w Zakładzie Elektroniki i Telekomunikacji Wydziału Technicznego Karkonoskiej Państwowej Szkoły Wyższej, z myślą o stosowaniu jako pomoc dydaktyczna w Laboratorium Techniki Cyfrowej. Konstrukcja urządzenia została opracowana w taki sposób, aby umożliwić przeprowadzenie wielu ćwiczeń o różnym stopniu skomplikowania, bez konieczności każdorazowego modyfikowania fizycznej struktury układu.

1.1. Opis zestawu

Stanowisko laboratoryjne przedstawione na rysunku 1.1 przeznaczone jest do wykonywania ćwiczeń laboratoryjnych z *Techniki cyfrowej*.



Rys. 1.1. Widok stanowiska laboratoryjnego

Do właściwych zasobów sprzętowych stanowiska laboratoryjnego należą:

• Makieta laboratoryjna ML-1 wraz z mikroprocesorowym sterownikiem AT89C51,

- Komputer klasy PC wraz z oprogramowaniem,
- Zasilacz,
- Inne elementy: zestaw układów scalonych klasy TTLS i układów PLD z rodziny GAL, przewody łączeniowe.

1.1.1. Makieta laboratoryjna ML-1

Makieta laboratoryjna ML-1 jest uniwersalnym układem zawierającym podstawowe elementy umożliwiające szybkie zamodelowanie badanego układu cyfrowego i dokonanie niezbędnych badań w ramach ćwiczeń laboratoryjnych. Wygląd makiety przedstawia rysunek 1.2¹.



Rys. 1.2. Makieta laboratoryjna ML-1

Makieta laboratoryjna ML-1 zawiera następujące elementy:

- 1. 4 podstawki 16 nóżkowe zerowego docisku (TEXTOOL),
- 2. 1 podstawkę 40 nóżkową zerowego docisku (TEXTOOL),
- 3. 10 diod elektroluminescencyjnych LED zespolonych w jednym bloku,

¹ Dziuda A., Krupa W., *Laboratorium Techniki Cyfrowej*, PWSZ Kolegium Karkonoskie, 2006, ISBN 83-912031-7-4.

- 4. 7-segmentowy wskaźnik cyfrowy,
- 5. mikroprzełącznik DIP Switch 8-bitowy,
- 6. pola sygnałów zerojedynkowych i sygnałów impulsowych,
 - monitorowanie wyjść,
 - fala prostokątna,
 - tryb pracy,
 - wektor wejść,
 - generator impulsów,
- 7. mikroprocesorowy sterownik systemu,
- 8. złącze zasilające,
- 9. łącze szeregowe (RS-232).

Makieta laboratoryjna ML-1 jest zasilana napięciem stabilizowanym+5V.

Podstawki zerowego docisku (rysunek 1.3) pod badane układy scalone mają wyprowadzone wszystkie nóżki na zgrupowane wokół nich szpilki. Zamontowane rzędy pozłacanych szpilek umożliwiają wielokrotne tworzenie dowolnych połączeń przy pomocy jednożyłowych przewodów zakończonych w terminale C-Grid umieszczone w osłonkach z tworzywa sztucznego. Każde wyprowadzenie podstawki połączono z czterema podwójnymi rzędami gold-pinów ustalając w ten sposób maksymalną obciążalność poszczególnych wyjść układów scalonych na 4.



Rys. 1.3. Podstawki zerowego docisku typu TEXTOOL

Zasilanie układu scalonego włożonego do podstawki można dołączyć w sposób elastyczny, zależnie od typu, wykorzystując szpilki zasilania GND i +5V wyprowadzone powyżej każdej podstawki. Dźwigienka dociskowa umożliwia łatwą wymianę układu scalonego oraz zapewnia właściwy kontakt pomiędzy wyprowadzeniami badanego układu scalonego a szpilkami.



Rys. 1.4. Linijka diodowa 10-segmentowa

Zespolone diody LED (linijka 10--diodowa koloru białego – rysunek 1.4), po uprzednim połączeniu ich wyprowadzeń oznaczonych od 1 do 10 przewodami połączeniowymi z odpowiednimi wyprowadzeniami badanych układów scalonych, służą do bezpośredniej obserwacji wejściowych lub wyjściowych stanów logicznych badanych układów. Sygnałem aktywnym powodującym świecenie diody jest poziom niski LOW – odpowiada to 0 logicznemu.

Wskaźnik 7-segmentowy umożliwia badanie układów transkoderów kodu BCD (lub innych) na kod wskaźnika siedmiosegmentowego. Poszczególne segmenty wskaźnika zostały oznaczone literami A, B, C, D, E, F, G, DP. Sygnałem aktywnym powodującym świecenie segmentu jest poziom niski LOW.



Siedmiosegmentowy wskaźnik cyfrowy

Wskaźnik (rysunek 1.5) wyświetla cyfry 0÷9, odpowiadające wartości liczby w kodzie binarno-dziesiętnym BCD. Dla wartości 10÷14, wykraczających poza zakres cyfr dziesiętnych, wyświetlane są inne symbole (rysunek 1.6). Dla wartości 15 wszystkie segmenty wskaźnika zostają wygaszone.



Rys. 1.6. Stan wskaźnika przy kolejnych wartościach binarnych



Mikroprzełącznik 8-segmentowy typu Dip-Switch (rysunek 1.7) umożliwia wymuszenie, zależnie od potrzeb, stanów logicznych 0 i 1 (poziomów LOW i HIGH). Odpowiadające tym stanom poziomy napięć generowane są na wyjściach 1÷8 mikroprzełącznika stosownie do ustawiania odpowiedniego segmentu.

UWAGA: w pozycji 1 segmentu na stosownym wyjściu pojawia się poziom HIGH, a w pozycji 0 poziom LOW.

Pola sygnałów zerojedynkowych i sygnałów impulsowych ilustrują stan i pracę mikroprocesorowego sterownika systemu (rysunek 1.8):

- tryby pracy,
- wektor stanów wejściowych,
- generator impulsów,
- falę prostokątna,
- monitorowanie wyjść.



Rys. 1.8. Pole sygnałów związanych ze sterownikiem

Mikroprocesorowy sterownik systemu stanowi rozwiązanie w oparciu o mikrokontroler AT89C51 firmy Atmel. Tworzą go dwa elementy: elektroniczny sterownik makiety układów cyfrowych oraz rezydujące w komputerze PC oprogramowanie. Oprogramowanie praktycznie steruje całą pracą elektronicznego sterownika. Sterownik systemu, przedstawiony na rysunku 1.9, umożliwia programową realizację podstawowych funkcji niezbędnych do badania modelowanych struktur cyfrowych.



Rys. 1.9. Mikroprocesorowy sterownik systemu

Sterownik sprzęgany jest z makietą układów cyfrowych za pomocą trzech złącz – J1, J2 i J3.



Rys. 1.10. Złącze zasilające

Złącze zasilające doprowadza napięcie zasilające do makiety oraz mikroprocesorowego sterownika makiety z zasilacza µM-UNI modułu układów cyfrowych.

Lącze szeregowe RS232 odpowiada za współpracę PC z interfejsem sterownika.



Rys. 1.11. Wyprowadzenia złącza żeńskiego DB-9

1.1.2. Mikroprocesorowy sterownik makiety

Sterownik makiety wraz z makietą laboratoryjną ML-1 tworzy zintegrowane stanowisko do przeprowadzania badań układów cyfrowych, realizowanych w ramach zajęć laboratoryjnych z Techniki Cyfrowej.

Sterownik tworzą następujące bloki funkcyjne²:

- 1. Mikrokontroler AT89C51, który jest taktowany zewnętrznym rezonatorem kwarcowym o częstotliwości 11,092 MHz.
- 2. Interfejs szeregowy RS232, który zrealizowano z wykorzystaniem konwertera poziomów MAX232.
- 3. Układ zerowania mikrokontrolera. Zerowanie można przeprowadzić przyciskiem S1.
- 4. Sterownik diod LED, ilustrujących stan i pracę mikroprocesorowego sterownika systemu. Diody LED umiejscowione są na makiecie laboratoryjnej ML-1 (rysunek 1.8).
- Układ przeciwzwarciowy zbudowany na bazie dwóch wzmacniaczy operacyjnych µA741, pracujących z bardzo małym ujemnym sprzężeniem zwrotnym.
- 6. Bufory wejściowe i wyjściowe zabezpieczające porty mikrokontrolera, zrealizowane na układzie 74HCT245.
- 7. Złącza J1, J2, J3 umożliwiają dołączanie sterownika do makiety laboratoryjnej ML-1.
- 8. Diody LED sygnalizującej włączenie napięcia zasilającego.

Rozmieszczenie najważniejszych elementów i bloków funkcyjnych sterownika przedstawia rysunek 1.12.

Schemat ideowy sterownika przedstawia rysunek 1.13.

Najważniejszym elementem sterownika jest mikrokontroler AT89C51. Odpowiada on za przetwarzanie sygnałów elektrycznych podawanych do sterownika, generowanie odpowiednich stanów na jego wyjściach oraz za komunikację z komputerem PC – w szczególności z rezydującym w komputerze PC oprogramowaniem. Oprogramowanie *Makieta laboratoryjna 1.0* praktycznie steruje całą pracą elektronicznego

² Dziuda A., Krupa W., *Laboratorium Techniki Cyfrowej*, PWSZ Kolegium Karkonoskie, 2006, ISBN 83-912031-7-4.



Rys. 1. 12. Wygląd zewnętrzny mikroprocesorowego sterownika makiety

sterownika. Opis oprogramowania *Makieta laboratoryjna 1.0* przedstawiony został w książce *Laboratorium Techniki Cyfrowej* [4].

Układ przeciwzwarciowy zbudowany został na bazie dwóch wzmacniaczy operacyjnych µA741. Wzmacniacze te mają duże wzmocnienie napięciowe, dlatego do wytworzenia na ich wyjściach logicznego zera wystarcza podanie na ich wejście sygnału rzędu pojedynczych miliwoltów. Takie napięcie musi się pojawić na rezystorach R6 lub R16, gdy płynący przez nie prąd osiągnie wartość odpowiednio 120mA i 25mA.

Przykładowo, jeżeli użytkownik podczas pracy z makietą, zrobi zwarcie do masy, przez bufor i rezystor R6 zacznie płynąć prąd powyżej 120 mA. Na rezystorze R6 pojawi się spadek napięcia, który po dużym wzmocnieniu we wzmacniaczu operacyjnym (U5), spowoduje pojawienie się na jego wyjściu stanu niskiego, a co za tym idzie wywołanie przerwania (INT0) i skok do podprogramu "zwarcie". W wyniku działania programu na wejściach (G) buforów (U3, U4) pojawia się stan wysoki, co powoduje odcięcie wszystkich wyjść i przerwanie obwodu zwarcia. Po usunięciu przez użytkownika nieprawidłowego połączenia i naciśnięciu przycisku w programie, na wejściach G buforów (U3, U4) pojawia się stan niski,



Rys. 1. 13. Schemat ideowy sterownika

co włącza wyjścia sterownika. Identycznie sytuacja wygląda w przypadku zwarcia któregoś z wyprowadzeń do napięcia zasilania, z tym, że za jego obsługę odpowiada wzmacniacz U7 i przerwanie INT1.

Sterownik diod LED zapewnia sygnalizację wybranego trybu pracy. Do obsługi siedmiu diod LED zostały przydzielone tylko trzy wyprowadzenia mikrokontrolera. Wymusza to zastosowanie rejestru typu SIPO, czyli z szeregowym wejściem i równoległymi wyjściami. Do realizacji tego zadania wykorzystano układ wykonany w technologii CMOS CD4094. Układ ten zapewnia odpowiednią wydajność prądową wyjść, dzięki czemu możliwe jest podłaczenie diod LED bezpośrednio do jego końcówek.

Przeznaczenie poszczególnych wyprowadzeń złącz J1, J2 i J3 przedstawiono w tabeli 1.1.

Nr złącza	Nr wyprowadzeń	Przeznaczenie wyprowadzeń	
	1	Nie podłączone	
J1	2	TXD – nadawanie danych	
	3	RXD – odbieranie danych	
	4	Nie podłączone	
	5	Masa	
	6,7,8,9	Nie podłączone	
J2	1,2,3,4	Masa	
	5÷12	Monitorowanie	
	13÷22	10 bitowy wektor wejściowy	
	23÷26	Generator fali prostokątnej	
	27,28	Generator impulsów	
	29,30	Nie podłączone	
	31,32	Zasilanie (+)	
	33,34	Nie podłączone	
	1,2	Masa	
J3	3÷9	Wyjścia kontrolek LED	
	10÷40	Nie podłączone	
	3÷16	Nie podłączone	

Tabela 1.1. Opis wyprowadzeń złącz

ZESTAW URUCHOMIENIOWY SK-CRII-L-G DLA UKŁADÓW CPLD Z RODZINY COOLRUNNER-II FIRMY XILINX

Zestaw uruchomieniowy SK-CRII-L-G dla układów CPLD z rodziny CoolRunner-II z układem XC2C256 jest opracowaniem światowego lidera w dziedzinie projektowania programowalnych układów logicznych firmy Xilinx, Inc. Umożliwia prowadzenie samodzielnych eksperymentów z układami CPLD, jak również pozwala ocenić i realizować własne zaawansowane projekty.

2.1. Opis zestawu

Stanowisko laboratoryjne przedstawione na rysunku 2.1 przeznaczone jest do wykonywania ćwiczeń laboratoryjnych z *Techniki cyfrowej*.



Rys. 2.1. Widok stanowiska laboratoryjnego

Do właściwych zasobów sprzętowych stanowiska laboratoryjnego należą:

- Zestaw uruchomieniowy SK-CRII-L-G dla układów CPLD z rodziny CoolRunner-II z układem XC2C256,
- Komputer klasy PC wraz z oprogramowaniem.

2.1.1. Zestaw uruchomieniowy SK-CRII-L-G

Zestaw uruchomieniowy SK-CRII-L-G (rysunek 2.2) zawiera rozwiązania wszystkich narzędzi niezbędnych do oceny i realizacji własnych projektów przy użyciu wysoko wydajnej technologii *Real-Digital*, stosowanej w produkcji układów CoolRunner-II, dzięki czemu urządzenia praktycznie nie pobiera żadnej mocy w trybie gotowości. Zasilanie, programowanie oraz transfer danych realizowane jest z wykorzystaniem łącza USB2.0.³



Rys. 2.2. Zestaw uruchomieniowy SK-CRII-L-G

W skład zestawu SK-CRII-L-G (rysunek 2.2) wchodzi:

- moduł uruchomieniowy dla układów CPLD z rodziny Cool-Runner-II z układem XC2C256,
- wyświetlacz LCD 16×2 znaki,
- kabel USB 2.0 do zasilania, programowania i transferu danych,
- złącze baterii 9V dla opcjonalnego zasilania,
- oprogramowanie ISE [®] WebPack[™],
- przewodnik "Szybki start",
- płyta CD zawierająca dokumentację, oprogramowanie i wzorcowe projekty.

³ Xilinx, Inc., *CoolRunner-II CPLD Starter Kit. CPLD Evaluation Platform for Low Power, High Volume Applications*. (http://www.xilinx.com/cr2starter).

Podstawowe cechy i parametry zestawu:

- Programowalny układ CPLD CoolRunner-II XC2C256 w obudowie TQ144 z 256 makrokomórkami.
- szeregowa pamięć Flash 4 Mb z interfejsem SPI M25P40 o organizacji 512K×8bit.
- Port USB służący do zasilania, programowania układu XC2C256 oraz transmisji danych sterowny mikrokontrolerem AT90USB162.
- Programowany generator sygnałów taktujących LTC6905 (1000/100/10 kHz) oraz podstawka pod programowany oscylator SG8002.
- Trójkanałowy 16-bitowy przetwornik $\Delta\Sigma$ ADC, przesyła informację o chwilowym natężeniu prądu na V_{CCINT} oraz dwóch V_{CCIO} za pomocą kabla USB do komputera.
- Podwójny liniowy regulator napięcia LTC3028 wykorzystywany w systemie zasilania z baterii lub zasilacza.
- Alternatywne złącze zasilania 9V (bateryjne).
- Czterocyfrowy multipleksowany wyświetlacz 7-segmentowy LED ze wspólną anodą typu TOF-2481BE-N (DISP1). Na płytce układu uruchomieniowego można wykorzystać jeden wyświetlacz LED sterowany statycznie lub wszystkie cztery przy sterowaniu dynamicznym.
- Alfanumeryczny wyświetlacz LCD o organizacji 2×16 znaków – dołączany do złącz J3, J4.
- Cztery diody LED (LD0÷LD3).
- Dwa przyciski do dowolnych zastosowań (BTN0, BTN1).
- Dwa przełączniki dwupołożeniowe (SW0, SW1).
- Cztery złącza (J1÷J4), rozszerzeń P_{mod} Digilent (2×6 wyprowadzeń) dla sygnałów I/O.
- Złącze interfejsu JTAG/SPI.
- Złącze ekspanderów (2×20 pin).

Schemat blokowy zestawu uruchomieniowego SK-CRII-L-G przedstawia rysunek 2.3. Zastosowany w zestawie układ XC2C256 małej mocy zawiera zasoby logiczne odpowiadające 6000 bramek logicznych (256 komórek logicznych). Zasoby logiczne układu oraz zastosowane

w zestawie elementy peryferyjne umożliwiają prowadzenie nawet bardzo zaawansowanych eksperymentów, a także realizację wstępnych wersji projektów⁴.



Rys. 2.3. Schemat blokowy zestawu uruchomieniowego SK-CRII-L-G

Rozmieszczenie najważniejszych elementów i bloków funkcyjnych zestawu uruchomieniowego SK-CRII-L-G uruchomieniowej z układem reprogramowalnym XC2C256 przedstawia rysunek 2.4.

Płytka zestawu jest wykonana w czterowarstwowej technologii PCB z wewnętrznymi warstwami przeznaczonymi dla V_{cc} i GND. Regulator *Linear Technology* wraz z dobrym routingiem zasilania oraz kondensatorami na wszystkich wyprowadzeniach IC dają w rezultacie bardzo czyste zasilanie o niskim poziomie zakłóceń.

⁴ Xilinx, Inc.: *CoolRunner-II Evaluation Board, Reference Manual.* UG000 (v5.0)August 24, 2008.



Rys. 2.4. Rozmieszczenie elementów zestawu SK-CRII-L-G

Układ XC2C256 może być zasilany z portu USB lub z zewnętrznego źródła zasilania (np. zasilacz niestabilizowany 3÷12 V, 500 mA PS_ZL znajdujący się na wyposażeniu laboratorium) dołączonego przez złącze JP3. Wyboru źródła zasilania dokonujemy za pomocą zworki JP2 (rysunek 2.5). Zasilanie z dowolnego źródła jest kierowane przez regulator *Linear Technology LT3028*, który dostarcza dwa napięcia, 3,3 V dla wejść i wyjść oraz 1,8 V dla rdzenia układu XC2C256⁵.



Rys. 2.5. Układ wyboru źródła zasilania zestawu SK-CRII-L-G

⁵ Xilinx, Inc.: *CoolRunner-II Evaluation Board, Reference Manual.* UG000 (v5.0)August 24, 2008.

Po przełączeniu układu na zasilanie typu "BAT" poprzez zworkę JP3 możliwe jest stosowanie napięć z zakresu 3,6÷9 VDC. Do zasilania mogą być stosowane również baterie 9 V (6F22) albo 3 lub 4 baterie typu AA. Rozmieszczenie elementów wyboru sposobu zasilania przedstawia rysunek 2.6.



Zestaw uruchomieniowy SK-CRII-L-G zawiera cztery 12-pinowe złącza modułów peryferyjnych (rysunek 2.7). Każde złącze oferuje po dwa piny zasilające $V_{\rm CCIO}$ i masy GND oraz osiem unikalnych wejść lub wyjść CPLD. Do każdego złącza może podłączyć jeden 12-wyprowadzeniowy moduł peryferyjny lub dwa moduły 6-pinowe, dzięki czemu do złączy można podłączyć kilka 6-pinowych modułów peryferyjnych.



Rys. 2.7. Opis złącz J1÷J4 zestawu SK-CRII-L-G

W tabeli 2.1 przedstawiono opis złącz P_{mod} Digilent (J1÷J4), zaś w tabeli 2.2 opis złącza uniwersalnego J5.

Nr pinu	Złącze JP1	Złącze JP2	Złącze JP3	Złącze JP4
1	CPLD I/O pin 10	CPLD I/O pin 142	CPLD I/O pin 119	CPLD I/O pin 104
2	CPLD I/O pin 7	CPLD I/O pin 139	CPLD I/O pin 117	CPLD I/O pin 102
3	CPLD I/O GTS 5	CPLD I/O pin 136	CPLD I/O pin 115	CPLD I/O pin 100
4	CPLD I/O GTS 3	CPLD I/O pin 134	CPLD I/O pin 113	CPLD I/O pin 97
5	GND	GND	GND	GND
6	3,3V	3,3V	3,3V	3,3V
7	CPLD I/O pin 9	CPLD I/O pin 140	CPLD I/O pin 118	CPLD I/O pin 103
8	CPLD I/O GTS 6	CPLD I/O pin 138	CPLD I/O pin 116	CPLD I/O pin 101
9	CPLD I/O pin 4	CPLD I/O pin 135	CPLD I/O pin 114	CPLD I/O pin 98
10	CPLD I/O GTS 2	CPLD I/O pin 133	CPLD I/O pin 112	CPLD I/O pin 96
11	GND	GND	GND	GND
12	3,3V	3,3V	3,3V	3,3V

Tabela 2.1. Złącza 12 pinowe dla modułów peryferyjnych J1, J2, J3, J4

Płytka zawiera również 40-pinowe (2×20) złącze rozszerzeń (J5), które obejmuje trzy sygnały zasilające i 37 indywidualnych sygnałów I/O. Widok złącza J5 przedstawia rysunek 2.8.



Rys. 2.8. Opis złącz J5 zestawu SK-CRII-L-G

Nr pinu	Opis JP5	Nr pinu	Opis JP5
1	GND	21	CPLD I/O pin 70
2	Napięcie do regulatora 5V dla zasilania USB	22	CPLD I/O pin 52
3	3,3V	23	CPLD I/O pin 51
4	CPLD I/O pin 92	24	CPLD I/O pin 50
5	CPLD I/O pin 91	25	CPLD I/O pin 49
6	CPLD I/O pin 88	26	CPLD I/O pin 48
7	CPLD I/O pin 87	27	CPLD I/O pin 46
8	CPLD I/O pin 86	28	CPLD I/O pin 45
9	CPLD I/O pin 85	29	CPLD I/O pin 44
10	CPLD I/O pin 83	30	CPLD I/O pin 13
11	CPLD I/O pin 82	31	CPLD I/O pin 14
12	CPLD I/O pin 81	32	CPLD I/O pin15
13	CPLD I/O pin 80	33	CPLD I/O pin 16
14	CPLD I/O pin 79	34	CPLD I/O pin 17
15	CPLD I/O pin 78	35	CPLD I/O pin 18
16	CPLD I/O pin 77	36	CPLD I/O pin 105
17	CPLD I/O pin 76	37	CPLD I/O pin 106
18	CPLD I/O pin 75	38	CPLD I/O pin 107
19	CPLD I/O pin 74	39	CPLD I/O pin 110
20	CPLD I/O pin 71	40	CPLD I/O pin 111

Tabela 2.2. Złącze 40 pinowe J5

Zestaw uruchomieniowy SK-CRII-L-G wyposażono w trójkanałowy przetwornik A/C (rysunek 2.9), który w sposób ciągły monitoruje w czasie rzeczywistym natężenie prądu pobieranego przez układ CPLD i oba banki I/O oraz średnią temperaturę otoczenia. Zapisane dane są przesyłane do komputera, gdzie stale są aktualizowane na wykresie. Układ miernika temperatury i prądu jest oparty na układzie przetwornika *Linear Technology LTC2494 16-bit delta-sigma*.



Rys. 2.9. Układ 16-bitowowego przetwornika ΔΣADC LTC2494

Co dwie sekundy miernik zbiera jedną próbkę temperatury i 9 próbek natężenia prądu, a następnie przekazuje je do bufora danych na komputerze za pomocą kabla USB. Oprogramowanie przedstawia wyniki za pomocą wykresu i pokazuje aktualną, maksymalną i minimalną średnią wartość uzyskanych danych. Uśrednianie wyników ma na celu wygładzenie każdego spadku i skoku wartości mierzonych. Wyłączenie tej opcji pokazuje rzeczywiste chwilowe zużycie energii. Przed rozpoczęciem pomiarów temperatury należy skalibrować czujnik. Odbywa się to za pomocą przyciski w okienku oprogramowania (rysunek 2.18). Odczyt temperatury może być wyświetlany w stopniach Fahrenheita i Celsjusza – wybór odpowiedniej opcji w programie **CoolRunner Window-II Utility.**

Na płytce znajduje się również konfigurowany przez użytkownika układ generatora LTC6905, za pomocą którego możemy zaprogramować częstotliwości zegara równą 1 MHz, 100 kHz lub 10 kHz. Wyboru częstotliwości dokonujemy za pomocą zworki JP1. Zwarcie dwóch górnych pinów daje ustawienie zegara na częstotliwość 10 kHz. Gdy nie zewrzemy pinów uzyskujemy częstotliwość 100 kHz, a połączenie dwóch dolnych pozwala na osiągnięcie częstotliwości 1 MHz (rysunek 2.10). Ten podstawowy oscylator oznaczony na schemacie jako "PCLK", jest podłączony do wejścia GCLK2 układu XC2C256 (pin P38), dzięki czemu może zostać skierowany do wewnętrznego dzielnika zegara. Gniazdem na dodatkowy oscylator jest gniazdo IC3, prowadzące do wyprowadzenia P32 układu CPLD⁶.



Rys. 2.10. Obwód wyboru częstotliwości zegara w zestawie SK-CRII-L-G



Schemat ideowy generatora przedstawia rysunek 2.11.

Rys. 2.11. Schemat ideowy generatora w zestawie SK-CRII-L-G

Elementem służącym do prezentacji działania układu w postaci danych liczbowych jest wyświetlacz LED. Cztery wyświetlacze siedmiosegmentowe LED, połączone w sposób umożliwiający dynamiczne sterowanie przy użyciu 12 wyprowadzeń układu XC2C256 są zamontowane bezpośrednio na płycie głównej zestawu, połączone z zasilaniem poprzez tranzystory PNP (rysunek 2.12). Jest przystosowany do pracy dynamicznej (wykorzystanie wszystkich wyświetlaczy), i pracy statycznej (wykorzystanie jednego wyświetlacza).

⁶ Xilinx, Inc.: *CoolRunner-II Evaluation Board, Reference Manual.* UG000 (v5.0)August 24, 2008.

Ponieważ cztery segmenty wyświetlacza posiadają jedną szynę danych, multipleksowanie danych do wyświetlacza odbywa się poprzez układ XC2C256. Uaktywnienie wyświetlacza następuje poprzez podanie na anody R-AN1÷R-AN4 stanu niskiego.



Rys. 2.12. Wyświetlacze siedmiosegmentowe oraz ich schemat podłączenia

Świecenie poszczególnych segmentów wyświetlacza otrzymujemy zmieniając wartości na wyjściach szyny Cx i przydzielając odpowiedni sygnał ANx.

Zestaw, jako środowisko uruchomieniowe, wyposażony jest w dwa niezależne przyciski BTN0, BTN1 dołączane bezpośrednio do linii I/O, dwa niezależne przełączniki dwupołożeniowe SW0, SW1 również dołączane bezpośrednio do linii I/O i cztery diody LED (LD0÷LD3). W obwody przycisków i przełączników dwupołożeniowych włączono rezystory podciągające linie I/O do napięcia +3,3 V. Diody LED LD0÷LD3 świecą, gdy zostanie podany stan wysoki (logiczna 1) na odpowiadające im wejścia.



Rys. 2.13. Przyciski, przełączniki i diody LED zestawu

Przyporządkowanie linii I/O dwóm przyciskom, dwóm przełącznikom dwupołożeniowym, czterem diodom LED oraz wyświetlaczowi siedmiosegmentowemu ilustruje rysunek 2.14⁷.



⁷ Xilinx, Inc.: *CoolRunner-II Evaluation Board, Reference Manual.* UG000 (v5.0)August 24, 2008.

Trzy dodatkowe diody LED (LD4÷LD6), zamontowane na płycie głównej, wskazują zasilanie z portu USB (LD4), zasilanie zewnętrzne (LD5) i transmisje danych poprzez USB (LD6).



Rys. 2.15. Rozmieszczenie diod sygnalizacyjnych zestawu

Ze względu na zastosowanie do produkcji układów CoolRunner-II ultranowoczesnej technologii półprzewodnikowej (0,18µm) ich napięcie zasilania wynosi 1,8V. Stosowanie jego w naszej 5-woltowej rzeczywistości nieco ułatwia fakt, że wszystkie wyprowadzenia I/O są przystosowane do współpracy z otoczeniem zasilanym napięciem o maksymalnej wartości 3,6V.

Aby zapewnić możliwość stosowania tych układów w urządzeniach, w których zastosowano kilka napięć zasilania, w układach o 128 i 256 makrokomórkach (XC2C256), komórki I/O podzielono na dwa niezależnie zasilane banki, natomiast w układach o 384 i 512 makrokomórkach są aż cztery niezależnie zasilane grupy komórek I/O (banki). Dzięki temu jest możliwe zastosowanie układów *CoolRunner II* m.in. w roli interfejsów napięciowych pomiędzy systemami zasilanymi napięciami (przykładowo) 2,5 i 3,3V, czy też 1,5 i 2,5V lub w innej ich kombinacji, oczywiście w zakresie napięć dopuszczalnych.

Opis wyprowadzeń układu XC2C256 przedstawiono na rysunku 2.16.



Rys. 2.16. Wejście i wyjścia układu XC2C256

Programowanie układu XC2C256 poprzez interfejs JTAG (złącze J7) wymaga dodatkowego interfejsu sprzętowego. Rozmieszczenie sygnałów sterujących interfejsu ilustruje rysunek 2.17.



Interfejs JTAG zapewnia odpowiednie mechanizmy do testowania różnych działów przemysłu elektronicznego bez potrzeby rozumienia problemów z nimi związanych. Dzięki temu projektant układu scalonego nie musi znać zagadnień dotyczących testowania, a jedynie wbudować w projektowany układ odpowiednie, zgodne ze standardem narzędzie. Standard ten pozwala na szeregowe wprowadzanie instrukcji i danych testowych do urządzeń oraz odczytywanie wyników za pomocą czterech dodatkowych pinów.

Opis wejść i wyjść interfejsu JTAG przedstawiono w tabeli 2.3⁸.

Tabela 2.3. Piny wejściowe i wyjściowe interfejsu JTAG

Nazwa	Informacja	Funkcja
TDI	Test Data Input	Szeregowe wejście danych testowych i konfigurujących pamięć procesu, dane przesuwane są z narastającym zboczem sygnału zegarowego TCK.
TDO	Test Data Output	Trójstanowe szeregowe wyjście danych testowych i konfiguru- jących pamięć procesu, dane przesuwane są z opadającym zboczem zegara TCK – wyprowadzenie po procesie konfi- guracji przyjmuje stan wysokiej impedancji.
TMS	Test Mode Select	Wejście kontrolnego sygnału dla kontrolera TAP (jest to ma- szyna stanu sterująca przebiegiem wprowadzania i przesuwania danych), ustalenie wartości logicznej dla tego sygnału powinno nastąpić przed narastającym zboczem sygnału TCK.
TCK	Test Clock Input	Wejście sygnału taktującego (zegarowego) automat TAP i rejestr instrukcji.
TRST	Test Reset	Wejście sygnału zerującego automat TAP i inne elementy struktury testu krawędziowego. Aktywnystan niski.

⁸ Zbysiński P., Pasierbiński J., *Układy programowalne pierwsze kroki*, Wydawnictwo BTC, 2004, ISBN: 83-910067-0-0.

- Sygnał zegarowy (*TCK*), taktujący kontroler *TAP*, jest całkowicie niezależny od wszystkich innych sygnałów zegarowych, które mogą być doprowadzane do układów wewnętrznych układu zgodnego z normą IEEE 1149.1. Zbocze narastające *TCK* inicjuje ładowanie informacji znajdujących się na wejściach *TMS* i *TDI*, natomiast zbocze opadające powoduje wyprowadzenie informacji na wyjście *TDO*. Inaczej mówiąc, dane są wprowadzane do komórek *BSC* zboczem narastającym sygnału *TCK*, wyprowadzane zaś zboczem opadającym tego sygnału.
- Sygnał selekcji trybu testowego (*TMS*) na wejście to jest podawana sekwencja zer i jedynek, wprowadzana następnie do kontrolera *TAP*. Na podstawie sekwencji kontroler przyjmuje jeden z 16 stanów i generuje odpowiadające temu stanowi sygnały taktujące i sterujące wszystkie pozostałe części układu *BSC*.
- Wejście danych testowych (*TDI*): jest to szeregowe wejście danych, którymi mogą być instrukcje lub informacje przeznaczona do załadowania do układów *BSC*. Wprowadzanie odbywa się poczynając od bitu LSB. Liczba wprowadzanych bitów jest zależna od liczby komórek *BSC* oraz kodu wprowadzanej instrukcji. Dane są zatrzaskiwane w rejestrze zboczem narastającym *TCK*.
- Wyjście danych testowych (*TDO*): jest to szeregowe wyjście danych, na które kontroler *TAP* wyprowadza wyniki testowania lub instrukcję. Dane taktowane są zboczem opadającym sygnału *TCK*, a ich sekwencję rozpoczyna bit LSB. Jeśli nie jest dokonywana operacja wyprowadzania danych, wyjście to jest wprowadzane w stan wysokiej impedancji.
- Wejście zerowania testu (*TRST*, opcjonalne). Norma IEEE 1149.1 stawia wymaganie, by układ z nią zgodny był inicjalizowany przez wprowadzenie w konkretny stan. Jest to stan *Test Logic Reset State* (stan wyzerowania logicznych układów testujących). Stan ten można wymusić podając na wejście *TCK* pięć impulsów zegarowych i utrzymując na wejściu *TMS* stan wysoki. Jednak norma przewiduje także możliwość wyzerowania

układów niezależnie od stanu wejść *TCK* i *TMS*. Można to zrealizować dodając obwód zerowania układów testujących po włączeniu zasilania. Inna możliwość to uzupełnienie układu o wejście TRST.

Oferowany zestaw uruchomieniowy SK-CRII-L-G posiada oryginalnie zainstalowany program sterujący poczwórnym wyświetlaczem 7-segmentowego jako prosty minutnik. Prawe skrajne dwie cyfry reprezentują czas w sekundach, a z lewej strony dwie cyfry reprezentują minuty. LED3 jest użyta jako tak zwany *heartbeat* czyli dioda pulsuje z 1 sekundowymi pauzami. Po wciśnięciu przycisku BTN0 następuje zerowanie licznika, przycisk BTN1 służy jako pauza zatrzymująca zarówno wyświetlacz jak i licznik. Przełącznik SW0 jest sygnałem sterującym DataGATE. Projekt jest przeznaczony do pracy z zegarem o częstotliwości 1 MHz. Przy mniejszej częstotliwość zegara, licznik będzie działał wolniej, a wyświetlacz nie będzie wystarczająco często odświeżany.



Rys. 2.18. Okno programu pomiarowego

Oprogramowanie dołączone do zestawu CR-II UW Setup.exe umożliwia obserwowanie różnych parametrów układu mierzonych
w trakcie jego pracy (rysunek 2.18). W zależności od położenia zworki na JP1 i związanej z tym zmiany częstotliwości zegara oprogramowanie przedstawia zmiany wartości natężenia prądy pobieranego przez układ XC2C256.

Należy zauważyć, że zmiany są stopniowe, a nie natychmiastowe. Wynika to z opcji jakie nam daje filtr uśredniający *Average Filter*. Ta opcja jest ustawiona aby ustalić średnią, która zostaje pokazana na wyświetlaczu. Jest to wskazane ponieważ natężenie prądu jest próbkowane i uśredniane co sekundę, a zużycie energii przez elementy układu może być wyższe lub niższe od średniej w zależności od stanu aktywnego projektu. Na przykład obwód rejestru przesuwającego oraz liczba sygnałów przełączenia na każdy cykl zegara mają takie same wskazania, natomiast licznik binarny ma zupełnie inne.⁹

⁹ Xilinx, Inc., Programmable Logic Design. Quick Start Guide. UG500 (v1.0) May 8, 2008.

ZESTAW URUCHOMIENIOWY ZL6PLD DLA UKŁADÓW FPGA Z RODZINY SPARTAN 3 FIRMY XILINX

Zestaw uruchomieniowy ZL6PLD dla układów FPGA z rodziny Spartan 3 firmy Xilinx z układem XC3S200 został opracowany przez Kamami dla BTC Korporacja. Oprócz układu PLD o dużych zasobach logicznych, zestaw wyposażono w peryferia stosowane w typowych systemach mikroprocesorowych.

3.1. Opis zestawu

Stanowisko laboratoryjne przedstawione na rysunku 3.1 przeznaczone jest do wykonywania ćwiczeń laboratoryjnych z *Techniki cyfrowej*.



Rys. 3.1. Widok stanowiska laboratoryjnego

Do właściwych zasobów sprzętowych stanowiska laboratoryjnego należą:

- zestaw uruchomieniowy ZL6PLD z układem XC3S200 wraz z konfiguratorem XCF01S,
- komputer klasy PC wraz z oprogramowaniem,
- programator JTAG/ISP (np. ZL11PRG, ZL11PRG-M),
- zasilacz niestabilizowany PS_ZL, przewody połączeniowe.

3.1.1. Zestaw uruchomieniowy ZL6PLD

Zestaw ZL6PLD (rysunek 3.2) został stworzony z myślą, zarówno o początkujących użytkownikach, którzy zaczynają dopiero stawiać pierwsze kroki w dziedzinie programowalnych struktur logicznych, jak i o wytrawnych programistach szukających uniwersalnej platformy do swoich projektów. Jest doskonałą wielofunkcyjną platformą o otwartej architekturze (większość pinów układu Spartan 3 może być wykorzystana do ogólnego zastosowania np. podłączenie układów I/O, przetworników AC, bądź innych urządzeń), przeznaczoną do celów edukacyjnych, badawczo-rozwojowych, jak również może być narzędziem do testowania licznych komponentów IP CORE. Zestaw ZL6PLD stanowi niezależne i kompletne środowisko sprzętowe do tworzenia i testowania rozwiązań dla układów FPGA.



Rys. 3.2. Zestaw uruchomieniowy ZL6PLD

W skład zestawu ZL6PLD wchodzi:

 moduł uruchomieniowy dla układów FPGA z rodziny Spartan 3 z układem XC3S200;

- wyświetlacz LCD 16×2 znaki;
- programator JTAG/ISP ZL11PRG;
- zasilacz niestabilizowany PS_ZL, przewody połączeniowe;
- płyta CD z dokumentacjami podzespołów, przykładowym projektem, rdzeniem procesora PicoBlaze w VHDL.

Podstawowe cechy i właściwości zestawu:

- układ XC3S200 w obudowie VQFP100,
- wbudowany konfigurator z pamięcią Flash XCF01S,
- gniazdo do dołączenia alfanumerycznego wyświetlacza LCD o organizacji 2×16 znaków,
- 4-cyfrowy, multipleksowany siedmiosegmentowy wyświetlacz LED,
- 8 diod LED do podstawowych prac laboratoryjnych,
- 4 przyciski do dowolnych zastosowań,
- przycisk wymuszający inicjalizację FPGA (odczyt konfiguracji z pamięci Flash),
- generator kwarcowy 3,6864 MHz w podstawce,
- generator RC o regulowanej częstotliwości,
- głośnik piezoelektryczny,
- interfejs RS232 z konwerterem napięciowym wraz ze złączem DB9,
- złącze interfejsu USB (ZL1USB_A),
- złącze interfejsu JTAG (konfiguracja FPGA, programowanie konfiguratora),
- możliwość zasilania z USB lub niestabilizowanego zasilacza zewnętrznego 9÷12 VDC,
- wbudowane stabilizatory napięć zasilających (1,2/2,5/3,3 oraz 5 V).

Zastosowany w zestawie układ FPGA z rodziny Spartan 3 XC3S200 zawiera zasoby logiczne odpowiadające 200000 bramek logicznych (4320 komórek logicznych), 216 kb konfigurowalnej pamięci SRAM, 12 bloków sprzętowego mnożenia oraz 4 bloki DCM. Zasoby logiczne układu XC3S200 oraz zastosowane w zestawie ZL6PLD elementy peryferyjne umożliwiają prowadzenie nawet bardzo zaawansowanych eksperymentów, a także realizację wstępnych wersji projektów. Schemat blokowy zestawu ZL6PLD przedstawia rysunek 3.3¹⁰.



Rys. 3.3. Schemat blokowy zestawu uruchomieniowego ZL6PLD

Rozmieszczenie najważniejszych elementów i bloków funkcyjnych zespołu uruchomieniowego przedstawia rysunek 3.4.



Rys. 3.4. Rozmieszczenie elementów zestawu ZL6PLD

¹⁰ ZL6PLD – Zestaw uruchomieniowy dla układów FPGA z rodziny Spartan 3 firmy Xilinx (v.1.0). Nota aplikacyjna. Wydawnictwo BTC.

Z punktu widzenia programowania, zestaw stanowi połączone w łańcuch JTAG konfigurator (pamięć konfiguracyjna Flash XCF10S) oraz układ FPGA Spartan 3. Schemat logiczny takiego połączenia przedstawia rysunek 3.5¹¹.



Rys. 3.5. Konfiguracja łańcucha JTAG w zestawie ZL6PLD

Konfigurowanie układu XC3S200 jest możliwe na dwa sposoby:

- za pomocą programatora JTAG (np. ZL11PRG, ZL11PRG-M – modyfikować można bezpośrednio zawartość pamięci konfiguracji układu FPGA). Układ XC3S200 ma pamięć konfiguracyjną będącą pamięcią statyczną RAM. Oznacza to, że po każdym włączeniu zasilania układ Spartan 3 musi zostać zaprogramowany. Jest to użyteczna możliwość w trakcie tworzenia nowych rozwiązań wymagających wielokrotnych modyfikacji.
- z wykorzystaniem zewnętrznego konfiguratora Flash, który zapewnia automatyczny restart systemu po każdym włączeniu zasilania. Każde dołączenie układu XC3S200 do napięcia zasilającego lub wymuszenie ręczne przyciskiem rekonfiguracji za pomocą przycisku S5 Restart – jego każdorazowe naciśnięcie powoduje skopiowanie zawartości pamięci konfiguratora do pamięci konfigurującej SRAM układu XC3S200.

Użytkownik ma możliwość wybrania jednego z dwóch wariantów umożliwiających zainicjowanie układu XC3S200 do pracy. Tryb konfigurowania jest wybierany za pomocą zworki (jumpera) JP2. Ilustruje to tabela 3.1.

¹¹ ZL6PLD – Zestaw uruchomieniowy dla układów FPGA z rodziny Spartan 3 firmy Xilinx (v.1.0). Nota aplikacyjna. Wydawnictwo BTC.

Zwarte styki	Oznaczenie położenia jumpera	Tryb konfiguracji	Opis
1-2	JTAG	JTAG	Możliwa konfiguracja XC3S200 przez JTAG.
2-3	Flash	Master serial	Automatyczna konfiguracja XC3S200 po włączeniu zasilania.

Tabela 3.1. Wybór sposobu konfigurowania układu FPGA

Zworka łącząca piny opisane jako "JTAG" oznacza możliwość zaprogramowania układu XC3S200 poprzez złącze JTAG. Ustawienie zworki w pozycji "Flash" oznacza, że układ XC3S200 będzie pobierał dane konfiguracyjne z pamięci Flash, która wcześniej musi być zaprogramowana.

Schemat ideowy zestawu uruchomieniowego ZL6PLD przedstawia rysunek 3.6.

Zestaw ZL6PLD może być zasilany z interfejsu USB (napięcie +5V podawane na gniazdo USB-B – Zl1) lub za pomocą zewnętrznego zasilacza sieciowego dołączonego do JP9 o napięciu wyjściowym $9\div12$ VDC. Polaryzacja napięcia na JP9 nie jest istotna, bowiem na wejściu stabilizatora zastosowano mostek Graetza (M1). Wyboru źródła zasilania dokonujemy przy pomocy zworki JP10 (tabela 3.2).

Zwarte styki	Oznaczenie położenia jumpera	Opis
1-2	EXT	Zasilanie zewnętrzne z zasilacza sieciowego PS_ZL – JP9
2-3	USB	Zasilanie z USB – Zl1

Tabela 3.2. Wybór źródła zasilania zworka JP10 - PWR SEL

Zasilanie z dowolnego źródła jest kierowane przez stabilizatory z rodziny *SPX1117*, które dostarczają napięcia 3,3 V (VCCO) dla wejść i wyjść, 2,5 V (VCCAUX) oraz 1,2 V (VCCINT) dla rdzenia układu. Schemat ideowy układu zasilania zestawu ZL6PLD przedstawia rysunek 3.7.





Rys. 3.6. Schemat ideowy zestawu uruchomieniowego ZL6PLD



Rys. 3.7. Układ zasilania zestawu ZL6PLD

Wyprowadzenia I/O układu XC3S200 dołączono do trzech, dwurzędowych złącz szpilkowych: JP3, JP5 i JP11. Przypisanie sygnałów do poszczególnych styków przedstawia rysunek 3.8.



Rys. 3.8. Opis złącz J3, J5 i J11 zestawu ZL6PLD

Linie I/O nie wykorzystane w zestawie do dołączenia któregoś z elementów peryferyjnych, noszące oznaczenia UNIV_IO11÷UNIV_IO18, wyposażono w dołączane, jednokierunkowe bufory TTL-LVC, które są przystosowane do współpracy z układami cyfrowymi zasilanymi napięciem 5 V (podczas gdy same są zasilane napięciem 3,3 V). Bufory zawarte w układzie LVC541 można wykorzystać jako wejściowe lub wyjściowe, ale wyłącznie jako jednokierunkowe. Indywidualne dołączenie buforów do wejść XC3S200 umożliwiają przełączniki DIP-switcha DSw1 zgodnie ze schematem z rysunku 3.9.



Rys. 3.9. Dołączenie buforów do wejść układu XC3S200

Komunikację zestawu ZL6PLD z otoczeniem umożliwiają dwa interfejsy:

- wbudowany na PCB kompletny interfejs RS232, złącze DB9F (J1) z konwerterem napięć MAX3232 (U5);
- interfejs USB (ZL1USB_A), który może być montowany w gnieździe JP4.

Interfejs RS232

Na płytce zestawu ZL6PLD zastosowano dwukierunkowy konwerter napięciowy MAX232 oraz gniazdo DB9F, które można wykorzystać przy implementacji w układzie XC3S200 interfejsu RS232. Linie TxD i RxD są dołączane do linii I/O układu XC3S200.

W tabeli 3.3 przedstawiono przypisanie sygnałów interfejsu do wyprowadzeń układu FPGA.

Tabela 3.3. Przypisanie sygnałów interfejsu RS232 do wyprowadzeńukładu XC3S200

Sygnał interfejsu RS232	Numer wyprowadzenia XC3S200	Linia	Bank
RX_A	75	IO_L01N_2/VRP_2	2
TX_A	88	IO_L32N_1/GCLK4	1

Interfejs USB

Na płytce zestawu przewidziano miejsce do montażu modułu dwukierunkowego interfejsu USB2/RS232 (ZL1USB) – JP4. W tabeli 3.4 przedstawiono przypisanie sygnałów interfejsu do wyprowadzeń układu FPGA.

 $Należy \ pamiętać, \ ze \ sygnały \ przesyłane \ liniami \ TX_C \ i \ RX_C \ sq \ negowane!$

Tabela 3.4. Przypisanie sygnałów interfejsu USB do wyprowadzeń ukła-
du XC3S200

Sygnał interfejsu USB	Numer wyprowadzenia XC3S200	Linia	Bank
RX_C	74	IO_L01P_2/VRP_2	2
TX_C	96	IO_L01N_0/VRP_0	0

Rozmieszczenie portów komunikacyjnych zestawu ZL6PLD oraz sposób podłączenia modułu ZL1USB pośredniczącego w wymianie danych pomiędzy komputerem PC wyposażonym w USB i systemem cyfrowym wyposażonym w RS232 ilustruje rysunek 3.10.



Wyświetlacz, LED

Standardowym wyposażeniem zestawu ZL6PLD są cztery wyświetlacze LED (DS1÷DS4) (rysunek 3.11), montowane bezpośrednio na płytce głównej, połączone z zasilaniem poprzez tranzystory NPN, pracujące w układzie sterowania dynamicznego (wykorzystanie wszystkich wyświetlaczy). Zastosowano wyświetlacze o wspólnych katodach. Segmenty wyświetlaczy mogą świecić, gdy linia katody (KATH0÷KATH3) jest w stanie "1" (sygnał z inwersją) oraz sygnał na linii sterującej (A÷G, DP) jest również w stanie 1 logicznej.



Rys. 3.11. Wyświetlacze 7-segmentowe zestawu ZL6PLD

Zestawienie sygnałów sterujących pracą wyświetlaczy pokazano w tabeli 3.5.

Tabela	3.5.	Przypisanie	sygnałów	sterujących	wyświetlaczami	7-seg-
	mer	ntowymi do w	yprowadz	eń układu XO	C3S200	

Sygnał sterujący wyświetla- cze LED	Numer wyprowa- dzenia XC3S200	Linia	Bank	Opis
А	87	IO_L32P_1/GCLK4	1	Segment A wyświetlaczy LED.
В	97	IO_L01N_0/VRP_0	0	Segment B wyświetlaczy LED.
C	86	IO_L31N_1/VREF_1	1	Segment C wyświetlaczy LED.
D	80	IO_L01N_1/VRP_1	1	Segment D wyświetlaczy LED.
E	79	IO_L01P_1/VRN_1	1	Segment E wyświetlaczy LED.
F	85	IO_L31P_1	1	Segment F wyświetlaczy LED.
G	81	IO	1	Segment G wyświetlaczy LED.
DP	63	IO_L40N_3/VREF_3	3	Segment DP wyświetlaczy LED.
KATH3	91	IO_L31P_0/VREF_0	0	Linia sterowania wzmacniacza (z inwersją) wspólnej katody wyświetlacza DS4.
KATH2	92	IO_L31N_0	0	Linia sterowania wzmacniacza (z inwersją) wspólnej katody wyświetlacza DS3.
KATH1	71	IO_L21P_2	2	Linia sterowania wzmacniacza (z inwersją) wspólnej katody wyświetlacza DS2.
KATH0	89	IO_L32P_0/GCLK6	0	Linia sterowania wzmacniacza (z inwersją) wspólnej katody wyświetlacza o najmniejszej wadze pozycji DS1.

Wyświetlacz LCD

Na płytce umieszczono 16 pinowe złącze JP6 (rysunek 3.12) do podłączenia wyświetlacza LCD opartego na kontrolerze HD44780 (LCD1602 o organizacji 2×16 znaków). Jego zastosowanie umożliwia prezentację danych zobrazowujących wyniki działania opracowywanego oprogramowania.

Wyświetlacz może być sterowany w trybie 4- lub 8-bitowym, przy czym nie jest możliwy odczyt zawartości pamięci CG-RAM, ze względu na zwarcie do masy zasilania sygnału R/\overline{W} . Sygnały sterujące pracą kontrolera modułu LCD są buforowane, co wynika z faktu, że linie I/O układu XC3S200 nie są przystosowane do bezpośredniej współpracy z układami zasilanymi napięciem 5 V. Podłączenie linii modułu wyświetlacza do układu XC3S200 przedstawia tabela 3.6.



Rys. 3.12. Wyswietlacz LCD zestawu ZL6PLD

Tabela	3.6.	Przypisanie	sygnałów	interfejsu	modułu	LCD	do	wypro-
wa	dzeń	XC3S200						

Sygnał interfejsu wyświetlacza	Pola- ryzacja	Numer wyprowadzenia XC3S200	Linia	Bank
RS_LCD_5V	0	16	I0_L24N_6/VREF_6	6
E_LCD_5V	0	13	I0_L40N_7/VREF_7	6
D0_LCD_5V	1	2	I0_L01N_7/VRP_7	7
D1_LCD_5V	1	1	I0_L01P_7/VRP_7	7
D2_LCD_5V	1	5	I0_L21N_7	7
D3_LCD_5V	1	4	I0_L21P_7	7
D4_LCD_5V	1	9	I0_L23N_7	7
D5_LCD_5V	1	8	I0_L23P_7	7
D6_LCD_5V	1	11	I0_L40P_7	7
D7_LCD_5V	1	12	I0_L40N_7/VREF_7	7

Diody LED

Jest to najprostszy wskaźnik wizualizacji stanu na wyjściach układu XC3S200. Zastosowane diody LED (D1÷D8) typu SMD poprzez rezystory dołączone są do wyprowadzeń układu XC3S200, co ilustruje rysunek 3.13. Diody te można wykorzystać do sygnalizacji zdarzeń stwierdzonych przez zaprojektowany system cyfrowy.



Rys. 3.13. Rozmieszczenie diod LED zestawu ZL6PLD

Podłączenie linii sterujących diodami LED do wyprowadzeń układu XC3S200 przedstawia tabela 3.7.

Tabela 3.7. Przypisanie sygnałów	sterujących	diodami LED) do	wypro-
wadzeń układu XC3S200				

Sygnał sterujący diody LED	Numer wyprowadzenia FPGA	Linia	Bank
LED1	37	IO_L32N_5/GCLK3	5
LED2	36	IO_L32P_5/GCLK2	5
LED3	35	IO_L31N_5/D4	5
LED4	34	IO_L31P_5/D5	5
LED5	32	IO_L28N_5/D6	5
LED6	30	IO_L28P_5/D7	5
LED7	28	IO_L01N_5/RDWR_B	5
LED8	27	IO_L01P_5/CS_B	5

Aby zaświecić diodę LED umieszczoną na płytce należy na odpowiednią linie podać logiczną 1.

Klawiatura

Zestaw wyposażono w 4-przyciskową klawiaturę S1÷S4 (rysunek 3.14), włączoną pomiędzy masę zasilania i rezystory podciągające linie I/O do napięcia +3,3 V. Przyporządkowanie liniom I/O układu XC3S200 linii KEY1÷KEY4 przedstawiono w tabeli 3.8.



Rys. 3.14. Klawiatura zestawu ZL6PLD

Tabela 3.8. Przypisanie przycisl	ków klawiatury wyprowadzeniom układu
XC3S200	

Przycisk	Numer wyprowadzenia FPGA	Linia	Bank
S1	50	IO_L01N_4/VRP_4	3
S2	54	IO	3
S3	62	IO_L40P_3	3
S4	60	IO_L24P_3	3

Sygnaly zegarowe

Zestaw ZL6PLD wyposażono w dwa źródła sygnałów zegarowych (rysunek 3.15)¹²:

 generator kwarcowy (wykonany na układzie 711STHC) o częstotliwości impulsów wyjściowych 3,6864 MHz (jest on montowany w podstawce DIP14, dzięki czemu można go zastąpić innym generatorem zasilanym napięciem 5 V),

¹² ZL6PLD – Zestaw uruchomieniowy dla układów FPGA z rodziny Spartan 3 firmy Xilinx (v.1.0). Nota aplikacyjna. Wydawnictwo BTC

 generator RC (wykonany na układzie 555) o regulowanej, za pomocą potencjometru, częstotliwości impulsów wyjściowych (5÷400 Hz).



Rys. 3.15. Źródła sygnałów zegarowych zestawu ZL6PLD

Generator kwarcowy dołączono do wejścia globalnego sygnału zegarowego GCLK0, generator RC do wejścia GCLK7 (tabela 3.9).

Tabela 3.9. Przypisanie sygnałów zegarowych do wejść układuXC3S200

Nazwa sygnału zegarowego	Numer wyprowadzenia FPGA	Linia zegarowa
CLK1	38	GCLK0
CLK2	90	GCLK7



PROGRAMOTORY

4.1. Programator LABTOOL-48XP

LabTool-48XP jest programatorem firmy Advantech Equipment cieszącym się dużą popularnością na całym świecie ze względu na dużą wydajność, uniwersalność, prostotę obsługi i niezawodność. Lista obsługiwanych przez niego układów zawiera ponad 5000 pozycji a producent zapowiada jej kwartalne rozszerzanie o ponad 100 nowych układów.



Rys. 4.1. Widok programatora LabTool48XP

LabTool-48XP (rysunek 4.1) jest wysokiej jakości programatorem uniwersalnym współpracującym z komputerem PC przez port drukarki. Standardowo wyposażony jest w gniazdo 48-stykowe ZIF (*Zero Insertion Force*) do programowania układów w obudowach typu DIL. Każda nóżka gniazda programującego jest uniwersalna, można na nią podać 4 różne napięcia, masę, sygnał TTL, podciąg rezystorem PULL UP i PULL DOWN, szybkie sygnały – zegar, dane, adresy, sygnały strobujące – pozostawić w wysokiej impedancji, można również czytać jej stan logiczny. Dla układów w obudowach innych niż DIL (SO, SOIC, SSOP, TSOP, PSOP, PLCC, PQFP, BGA i innych) o różnych rozstawach nóżek oraz różnych szerokościach często z większą liczbą wyprowadzeń niż 48 firma Advantech skonstruowała wiele rodzajów adapterów. Ze względu na uniwersalność gniazda LabTool'a, wszystkie adaptery są jedynie prostymi przejściówkami nie zawierającymi elementów aktywnych¹³.

Podstawowe parametry programatora znajdują się w Instrukcji obsługi Advantech Equipment Corporation: LABTOOL-48XP. Intelligent Universal Programmer. User's Manual. Copyright Notice, którą znajdziesz na stronie internetowej *http://www.aec.com.tw/* firmy Advantech.

Programator (rysunek 4.1) posiada trzy diody LED informujące o stanie pracy programatora.

Dioda zielona (GOOD) – ostatnia operacja programowania przebiegła pomyślnie.

Dioda żółta (BUSY) – programator jest zajęty (wykonywana jest operacja na układzie zamontowanym w podstawce).

Uwaga! Nie wolno wkładać i wyjmować układu z podstawki, dopóki nie zaświeci się dioda zielona lub czerwona. Wkładanie lub wyjmowanie układu w czasie, gdy świeci się dioda żółta, może spowodować jego uszkodzenie.

Dioda czerwona (ERROR) – operacja programowania przebiegła nieprawidłowo.

Pulsowanie zielonej diody z częstotliwością 5 Hz sygnalizuje, że układ scalony został zaprogramowany i zweryfikowany, oczekuje na wyjęcie i włożenie nowego układu. Opcja ta występuje w przypadku stosowania trybu programowania seryjnego *Mass Production Mode*, dzięki któremu można przyśpieszyć programowanie większej liczby układów.

Programator obsługiwany jest przez program pracujący pod kontrolą systemu Windows *LT48XP_660.EXE*. Ze strony producenta (*http://www.atmel.com*) lub dystrybutorów (*http://www.elmark.com.pl*;

¹³ Advantech Equipment Corp.: *LABTOOL-48XP. Intelligent Universal Programmer. User's Manual.* Printed in Taiwan. July 2002.

www.labtool.com) można pobrać (bezpłatnie) zawsze aktualną wersję oprogramowania obsługującego programator. Wszystkie polecenia programu są dostępne poprzez kliknięcie myszką, wykorzystując widoczne na ekranie menu. Często jednak sekwencję kliknięć można zastąpić użyciem klawiatury, przyspieszając w ten sposób wykonanie wielu czynności. Informacje na temat dostępnych klawiszy skrótu są dostępne w menu po jego rozwinięciu.

Oprogramowanie programatora, oprócz standardowych funkcji, które posiada każdy programator (*Read, Program, Blank Check, Verify, Erase*), posiada dodatkowe, które znacznie usprawniają pracę. Należą do nich m.in.:

- -Insertion Test test poprawności włożenia układu do podstawki, jak również połączenia każdej nóżki z odpowiadająca jej nóżką podstawki. Sprowadza się to do sprawdzania kontaktu między programatorem a układem. W czasie tego testu jest wykrywane każde błędne włożenie układu do podstawki (adaptera), przesunięcie układu w podstawce, odwrotne włożenie układu. Dzięki temu zapobiega się uszkodzeniom programatora i programowanego układu.
- -Auto ID automatyczne rozpoznawanie 8-bitowych pamięci Flash lub EPROM. Większość producentów pamięci wyposaża swoje układy w funkcje odczytu ID producenta (numer identyfikacyjny składający się z dwóch bajtów) i ID układu, starając się nie powtarzać numeracji zajętej już przez innych producentów. Programator po odczytaniu ID układu porównuje go ze swoją bazą danych i pokazuje użytkownikowi do zatwierdzenia znaleziony układ. Wcześniej jest wykonywany dodatkowo test kontaktu (ze względów bezpieczeństwa).
- -Mass Production Mode tryb programowania seryjnego, dzięki któremu można przyśpieszyć programowanie większej liczby układów. Funkcja może być zintegrowana z automatycznym numerowaniem (nadawanie numeru seryjnego programowanym układom). Obsługujący sam ustala, pod jakimi adresami pamięci oprogramowanie może wstawić numer seryjny i o jaką wartość ma być inkrementowany. Programator pracujący w tym trybie auto-

matycznie wykrywa obecność układu w gnieździe i jego wymianę po zaprogramowaniu. Na tej podstawie przechodzi do obsługi kolejnego układu. Można tu również wyłączyć autonumerowanie i wszystkie układy będą programowane jednakową zawartością.

4.1.1. Praca z programatorem

Obsługa programatora LabTool-48XP/UXP nie wymaga żadnych skomplikowanych czynności. Przed przystąpieniem do pracy należy jedynie sprawdzić czy podłączenie programatora do komputera zrealizowane jest w sposób prawidłowy (rysunek 4.2). Oprogramowanie sterujące automatycznie wykrywa podłączenie programatora do portu. Stosowny komunikat wyświetlany jest w polu tekstowym okna głównego programu.



Rys. 4.2. Programator LabTool48XP na stanowisku laboratoryjnym

Po uruchomieniu programu LT48XP_680.exe pojawia się główne okno programu sterującego pracą programatora. Widok domyślnego okna głównego programu przedstawia rysunek 4.3. W oknie przedstawione są komunikaty ukazujące gotowość programatora do pracy wraz z datą użytkowania, numer portu równoległego (LPT1) i wersja sprzętu (Firmware Version 3.10).

Image: Project Device Options DisplayEds Free Image: Project	ClabTool-48XP/UXP Intelligent Universal Prog	jrammer		
Save tool Seectronic Teach (Vector) (Vect	Pre Project Device Options Diagnosics Rep			
▲	Save Load Select Alou Par Vector Lattice GAL16V8 Generated by LabTool-48XP/UX LabTool-48XP/UXP at LPT 1 >>LabTool-48XP/UXP Firmware Ve	Read Bank Prog. Veny Pro	:24:20 2006	
Adapter: NONE Pin: 20 Target Count: 100 Fuse: 2194 Vector: 9 Current Failure: 0 Check Sum: 0000390Fh Max Failure: 5	Device : Lattice GAL16V8		Current Co	• • unt : 0
2 J	Adapter : NONE Fuse : 2194 Check Sum : 0000390Fh	Pin : 20 Vector : 9	Current Fail Max Fail	unt:100
File : No File OnOff Reset	2			ure:0 ure:5
Note : Alarm Config	File : No File		OnOff	ure : 0 ure : 5 Reset
	File : No File Note :		On Off Alarm	ure:0 ure:5 Reset Config

Rys. 4.3. Okno główne programu sterującego pracą programatora

Na pasku tytułu wyświetlana jest nazwa programatora. Pasek menu zawiera listę poleceń umożliwiająca zaprogramowanie, wykonanie weryfikacji i zabezpieczenie układu. Pasek narzędzi zawiera przyciski, z których korzystamy zamiast najczęściej używanych poleceń menu (rysunek 4.4).



Rys. 4.4. Pasek menu i pasek narzędzi programu sterującego pracą programatora

Polecenia menu głównego mogą być wybierane przy użyciu myszki lub klawisza ALT i wciśnięciu podkreślonej litery nazwy rozkazu (np. ALT-F dla polecenia "File"). Po rozwinięciu menu poszczególne rozkazy wymagają tylko naciśnięcia klawisza odpowiadającego zaznaczonej na ekranie literce.

Menu *File* (ALT-F)

Save Buffer (ALT-S)	-zapis zawartości bufora do pliku
	na dysku.
Load File (ALT-L)	–odczyt danych z pliku i wpisanie ich
	do bufora

Exit(ALT-X)

-wyjście z programu LabTool-48XP.

File	Project	Device	Options	Diagnostics	Help	
Sa	ave					Alt+S
Lo	bad					Alt+L
E	×it					Alt+X
C C	:\Documer :\Documer :\Documer	nts and Se nts and Se nts and Se	ettings\Old ettings\Old ettings\Old)\Pulpit\bramk)\Pulpit\win_ci)\Pulpit\bramk	i\Gates w\Bram i.jed	.jed ki.jed

Menu **Project** (ALT-J)

Save Project (ALT-F1)	-zapisuje aktualne ustawienia opro-
	gramowania LabTool'a do wskaza-
	nego pliku projektu.
Load Project (ALT-F2)	-przywraca ustawienia oprogra-
	mowania do takich, jakie były po-
	przednio używane i zapisane do
	wskazanego pliku projektu.

File	Project	Device	Options	Diagnostics	Help		
	Save	Project					Alt+F1
	Load	Project					Alt+F2
	C:\Do C:\Do C:\Do C:\Do	ocuments ocuments ocuments ocuments	and Settin and Settin and Settin and Settin	gs\Olo\Pulpit\ gs\Olo\Pulpit\ gs\Olo\Pulpit\ gs\Olo\Pulpit\	bramki) bramki) bramki) br.PRJ	,bramki.P48 ,bramkiPRJ ,bramkiP48	

Menu Device (ALT-D)Change (ALT-C)– wybór układu do programowania.Auto Select EPROM (ALT-A)– automatyczne wyszukanie pamięcitypu EPROM lub FLASH.– tryb seryjnego programowania.

Edit (ALT-E)	– edycja bufora.
Modify Vecto	Drs	-modyfikacja wektora testującego
		(dostępna tylko przy wyborze ukła-
		du PLD).
Read (ALT-I	र)	-odczytanie zawartość układu i wpi-
		sanie jej do bufora.
Blank Check	(ALT-B)	-sprawdzanie czystości układu scalo-
		nego.
Program/Au	to (ALT-P)	-programowanie układu z aktualną
		zawartością bufora.
Verify (ALT-	V)	-weryfikacja poprawności zapisu bu-
		fora z zawartością układu scalonego.
Erase (Ctrl-I	F1)	-kasowanie zawartości układu znaj-
		dującego się w podstawce.
Secure (ALT	-U)	– zabezpieczenie układu.
Compare (Ct	trl-F3)	-porównanie zawartości układu z za-
		wartością bufora.
Configuratio	n (ALT-G)	– ustawienia konfiguracyjne rejestrów.
	File Project Device	Options Diagnostics Help

Project	Device	Options	Diagnostics	Help			
	Chan	ge	Alt+	C			
	Auto	ROM Alt+a	A,				
	Mass Production Mode						
	Edit		Alt+I	E			
	Modif						
	Read	l .	Alt+I	R			
	Blank	Check	Alt+I	в			
	Progr	am/Auto	Alt+I	P			
	Verify	/	Alt+1	V			
	Secu	re	Alt+I	J			
	Fund	tion Test	Alt+1	Т			
	Erase	•	Ctrl+	-F1			

Menu Options (ALT-O)

Modify Programming Parameter (F3) Device Operation Options (F4)

- modyfikacja parametrów programowania układu.
- ustawienia opcji operacji dla programowanego układu.

Paralel Po	ort S	electior	ı(F5)	-wybe	ór po	ortu ró	wnole	egłego.	
Statistics (F6)			-wybe	ór fu	nkcji	statys	tyczny	ch.
	File	Project	Device	Options	Diag	nostics	Help		
				Param	eters	F3			
				Opera	tion	F4			
				Paralle	el Port	F5			
				Statis	tic	F6			
Menu Diagnos	tic								
Self Test (H	F7)			-włąc	zeni	e testé	ów pro	grama	tora.
	File	Project	Device	Options	Diag	nostics	Help		
					Se	elf Test	F7		
Menu <i>Help</i> (Al	LT-H	[)							
Help Topie	c(F1)		–wyśv	vietl	enie t	emató	w pom	locy.
About				–wyśv	vietl	enie i	nform	acjioa	plikacji.
	File	Project De	evice Opti	ons Diagno	stics	Help		5	1 5
						Help T	opics		
						About			

Pasek narzędzi







Load

Save

- wybór układu do programowania,



automatyczne wyszukanie i wybór pamięci EPROM lub FLASH,



- edycja bufora,



- modyfikacja wektora testującego,



- odczyt zawartości układu i zapisanie jej do bufora,



- sprawdzanie poprawności skasowania układu scalonego,



- programowanie układu aktualną zawartością bufora,



4.1.2. Programowanie układu

W celu zaprogramowania układu należy wykonać następujące czynności:

1. Wybrać układ programowany.

Użyj polecenia z menu *Device→ Change* lub klawiszy skrótu "ALT-C" (ikona Select set na pasku narzędzi). Wpisz pełną nazwę układu scalonego, który chcesz programować. Operację tą można wykonać używając myszki, dokonując wyboru układu z listy (rysunek 4.5).

		-	ОК
/endor	Device		
Infineon.siemens 🧕	GAL16LV8/C/Z	GAL22LV10	Cancel
Intel	GAL16LV8D	GAL22V10/B/C/D	
ISSI	GAL16V8	GAL26CLV12	HELP
Lattice	GAL16V8A/B/C/Z	GAL26CV12/B/C	
Lucent(AT&T)	GAL16V8D	GAL26V12C	
M.tec	GAL18V10/B	GAL6001B	-Type-
Macronix -	GAL20LV8/C/Z	GAL6002B	C yps
Magna	GAL20LV8D	isp2064VE *44	• All
MEGAWIN	GAL20RA10/B	ispLSI1016 *44	C EPROM
Microchip	GAL20V8	ispLSI1016 @44	C PROM
Micron	GAL20V8A/B/C/D/Z	ispLSI1016(OLD) *44	CDID
MIRA	GAL20XV10	ispLSI1016E *44	C
Mitsubishi 🚽 😽	-		I C MPU
Type PLD A	dapter NONE	Man. Code 0000h Dev. C	ode O

Rys. 4.5. Okno "Change Device" wyboru układu

2. Załaduj plik projektu do zapisania w układzie.

Użyj polecenia z menu *File*→ *Load File* lub klawiszy skrótu "ALT-L" (ikona Load in a pasku narzędzi). Wybierz plik do załadowania z rozszerzeniem JEDEC (rysunek 4.6). Plik typu JEDEC zawiera spis połączeń w macierzy elementów, reprezentowany przez adres oraz serię znaków "1" bądź "0" odpowiednio sygnalizujących obecność połączenia lub jego brak. Zawiera również wektory testowe (lista pinów oraz wartości każdego z nich dla każdego kroku testowego) umożliwiające przeprowadzenie przez programator testów funkcjonalności projektu.

👺 LabTool-48XP/UXP Intelligent Universal Programmer	
File Project Device Options Diagnostics Help	
Save Load Select AutolD Edit Vector Read Blank Prog. Verify Erase	Comp. Prot. Config Option
LabTool-48XF/UXP Firmware Version 3.10 Reading file : C:\Documents and Settings\Olo\Pulj	pit\win_cw\Bramki.
CUPL(WM)5.0aSerial# 60008009Deviceg16v8asLibrary DLIB-h-40-2CreatedTue Apr 18 11:37:10 2006NameBramkiPartno01Revision04Date24/02/06DesignerStudentCompanySecurity OFF	
D>Read file complete !	-
	Þ
Device : Lattice GAL16LV8D Adapter : NONE Pin : 20 Fuse : 2194 Vector : 9 Check Sum : 0000390Fh	Current Count : 0 Target Count : 100 Current Failure : 0 Max Failure : 5
File : C:\Documents and Note :	OnOff Reset
For Help, press F1	Count 0000065 🛒

Rys. 4.6. Okno główne z załadowanym projektem (format jedec)

Opcjonalnie, można załadować bufor zawartością danych odczytanych z innego zaprogramowanego układu. Operację odczytu zawartości układu dokonujemy poleceniem z menu $Device \rightarrow Read$ lub przy użyciu klawiszy skrótu "ALT-R" (ikona Read Read na pasku narzędzi). 3. Włóż do podstawki ZIF czysty (*blank*) układ przeznaczony do zaprogramowania. Użyj polecenia z menu *Options* \rightarrow *Operation* lub kla-

wisza skrótu "F4" (ikona Option na pasku narzędzi). Następnie wybierz opcje operacji dla programowanego układu (rysunek 4.7).

Po wykonaniu tej czynności, włączamy programowanie używając klawiszy skrótu "ALT-P" lub ikona Prog. ina pasku narzędzi.

Device Operation Option		×
Page 1		
Options Image: Insertion Test Program Function Test FunTst aft.Secure	I Blank Check I Verify I Secure aft.Prog. I Auto Erase/Over Write	
FunTest Voltage • 1.Twice VCC +/- 5% • 2.Twice VCC +/- 10% • 3.Once	FunTest Display © Error only C All © Step by step	
Vector X's State C Low C High C HighZ		
	<u>=</u>	2
OK	Anuluj Zastosuj Por	ioc

Rys. 4.7. Okno ustawienia opcji dla programowanego układu

4. W przypadku programowania większej liczby układów należy zmienić tryb programowania na tryb programowania seryjnego *Mass production mode*, dzięki któremu można przyśpieszyć programowanie. Użyj polecenia z menu *Device→ Mass production mode* (rysunek 4.8). Po wejściu w ten tryb programowania, wszystkie funkcje (skróty) klawiatury i funkcje myszy są nieaktywne. Po włączeniu tej opcji

LabTool-48XP/UXP biedzie automatycznie programować układ po poprawnym umieszczeniu w podstawce ZIF. Zaprogramowanie układu jest sygnalizowane mruganiem zielonej diody LED. Wtedy należy wyjąć z podstawki zaprogramowany układ i włożyć do podstawki nowy. Po włożeniu do podstawki nowego układu, programator najpierw sprawdza poprawność kontaktów, ID i następnie przechodzi do programowania. Dzięki zablokowaniu funkcji klawiatury i myszy, nie istnieje ryzyko nieoczekiwanej zmiany zawartości bufora.

roduction Mode										
Please remove the	e device on socket	!								
⁴⁸ 25										
01		24								
Item	Stop Point	Current								
Total Count Failure	None None	0 0								
A Device on socke	et !									
Automatic increme	ent disabled !									

Rys. 4.8. Okno trybu programowania seryjnego

Pamiętaj, że nie wolno wyjmować lub wkładać układu do podstawki, dopóki nie zaświeci się dioda zielona lub czerwona, zgaśnie żółta.

5. Jeśli układ posiada konfigurowalne opcje oscylatora, watchdoga, zabezpieczenia, itp. Możesz włączyć konfigurowanie tych ustawień

skrótem "ALT-G" (ikona Config).

Opcje te są dostępne tylko wtedy, gdy układ ma takie możliwości.

Programowanie konfiguracji lub zabezpieczeń układu może być

także wykonywane po wciśnięciu ikony Proct med lub wraz z operacją programowania układu *Programm*. Konfigurację i zabezpieczenie

układu w operacji programowania osiągamy używając polecenia z menu *Options→Secure* lub klawiszy skrótu "ALT-U". Należy zaznaczyć okno wielokrotnego wyboru "Secure aft. Prog". Zapisanie zabezpieczenia odczytu w układach posiadających tą funkcję spowoduje brak możliwości weryfikacji poprawności programowania układu oraz odczytu zawartości układu przez programator.

4.2. Programatory ISP

Większość mikrokontrolerów jest wyposażona w interfejs umożliwiający programowanie ich pamięci już po zamontowaniu w systemie (ISP – In-System Programming), czyli bez wyjmowania układu z podstawki/bez wylutowywania.

Popularność tego rozwiązania wynika z niskiej ceny samego programatora, jego prostej konstrukcji oraz możliwości wgrania programu do układu znajdującego się w gotowym urządzeniu bez jego wymontowywania.

Wykorzystanie takiego sposobu programowania pozwala zrezygnować z programatora stacjonarnego, a dzięki krótkiemu czasowi programowania pamięci mikrokontrolera, zestaw: mikrokontroler--programator ISP można traktować jak tanią wersję sprzętowego emulatora.

Od strony komputera programator podłączamy do portu drukarki (LPT). Możliwe jest też użycie kabla przedłużającego (nie dłuższy niż 2 m). Złącze na taśmie należy podłączyć w programowanym układzie do gniazda oznaczonego ISP.

Jeśli gniazdo ISP w programowanym układzie nie jest wyposażone w otwór prowadzący, należy przy podłączaniu zwrócić uwagę na położenie "klucza" wtyku. Odwrotne połączenie może spowodować uszkodzenie programatora lub programowanego układu.

Po wykonaniu podłączenia należy uruchomić komputer PC, a następnie włączyć zasilanie w programowanym układzie.

Programatory przystosowane są do pracy z napięciem zasilania 3÷5 V. Napięcie to pobierane jest z programowanego układu.

W Internecie dostępnych jest wiele programatorów i oprogramowania do nich.

Programator ZL2PRG

Programator ZL2PRG (rysunek 4.9) jest uniwersalnym programatorem ISP dla mikrokontrolerów, o budowie zbliżonej do STK200/300 (produkowany przez firmę Kanda) umożliwiającym programowanie¹⁴:

- mikrokontrolerów z rodziny AVR (także nowszych rodzin ATmega, ATiny),
- procesorów MCS-51 posiadających interface szeregowy (AT89Sxxxx),
- szeregowych pamięci DataFlash (DB45xxxx) firmy Atmel.



Rys. 4.9. Programator ZL2PRG

Programator należy podłączyć do złącza LPT komputera, kabel zakończony złączem IDC10 do złącza ISP modułu uruchomieniowego.

Podstawowe właściwości programatora:

 programator ZL2PRG jest kompatybilny z programatorem STK200 (programator obsługiwany przez oprogramowanie Atmel AVR ISP firmy Kanda) dołączanym do łącza równoległego,

¹⁴ ZL2PRG – Programator ISP dla mikrokontrolerów AVR firmy Atmel (v. 1.1). Nota aplikacyjna Wydawnictwa BTC.

- programator jest zasilany z systemu (3÷5V),
- programator dołącza się do mikrokontrolera za pomocą 10--żyłowego kabla o wyprowadzeniach zgodnych z zaleceniami firmy Atmel.

Schemat elektryczny programatora ZL2PRG przedstawia rysunek 4.10. Układ SH74HC244 spełnia rolę separatora linii I/O interfejsu drukarkowego Centronics od systemu, zabezpieczając komputer przed uszkodzeniem na wypadek błędnego podłączenia programatora. Interfejs jest zasilany napięciem pobieranym z systemu.



Rys. 4.10. Schemat elektryczny programatora ZL2PRG

Wszystkie programatory ISP wyposażone są standardowo w 6 wyprowadzeń: MISO, MOSI, SCK, RST, VCC, GND. Linie MOSI i MISO wykorzystywane są do przesyłania danych do i z mikrokontrolera. SCK to sygnał zegarowy, taktujący prace układu podczas programowania, RST służy do resetu układu. Linie VCC i GND zasilają programowany układ, gdzie VCC to napięcie dodatnie, a GND to wspólna masa układu programator-mikrokontroler.

Atutem programatora ZL2PRG jest możliwość współpracy z wieloma bezpłatnymi programami sterującymi jego pracą. Jednym z lepszych jest program PonyProg 2000, dostępny w Internecie pod adresem: *http://www.lancos.com*. PonyProg jest dostępny w wersjach dla Windows (łącznie z NT/2K/XP) oraz Linuksa. Za pomocą tego oprogramowania można obsługiwać m.in. mikrokontrolery z rodziny AVR, zapisywać, odczytywać, kasować pamięć Flash oraz EEPROM. Dodatkowym atutem jest możliwość ustawiania bitów zabezpieczających oraz konfiguracyjnych.

Instalacja programu PonyProg na platformie Windows odbywa się intuicyjnie.

Po uruchomieniu programu PonyProg2000.exe pojawia się główne okno programu sterującego pracą programatora. Widok domyślnego okna głównego programu przedstawia rysunek 4.11.



Rys. 4.11. Okno główne programu sterującego pracą programatora

Pierwszą czynnością, którą powinniśmy wykonać jest skonfigurowanie programatora – należy ustawić parametry dla programatora (port, typ programatora). Aby wybrać odpowiedni programator wybieramy z paska narzędzi *Setup* \rightarrow *Interface Setup*.



Rys. 4.12. Wybór konfiguracji i kalibracji

Pojawi się okno konfiguracji programatora. W sekcji *I/O port setup* wybieramy *Parallel*. Typ *Avr ISP I/O* przeznaczony jest dla programatorów zgodnych z STK.

0	Serial	Parallel
S	Prog API 🔫	Avr ISP 1/0 💌
c	COMI @ COM3	C LPT1 C LPT3
C	COM2 C COM4	C LPT2

Rys. 4.13. Okno konfiguracji programatora

Następnie należy przeprowadzić kalibrację. Wybieramy z paska narzędzi Setup \rightarrow Calibration.

Po pomyślnym skonfigurowaniu i skalibrowaniu programatora wykonujemy kolejny krok. Kolejnym krokiem jest wybranie z listwy typu i rodziny układów, którego chcemy zaprogramować (rysunek 4.14),



Rys. 4.14. Wybór programowanego układu

w tym przypadku wybrana została rodzina *AVR micro* i typ mikrokontrolera *ATmega8*.

Możemy to zrobić wybierając: $Device -> AVR micro \rightarrow ATmega8$.

Kolejną czynnością jest wczytanie skompilowanego pliku programu układu do bufora programu docelowego pliku procesora, którym chcemy zaprogramować. Wybieramy *File* \rightarrow *Open Device File*... – dla całego programu procesora (obszar pamięci Flash procesora i obszar wewnętrzny pamięci EEPROM) i wskazujemy odpowiedni plik z rozszerzeniem *.hex.

Opcjonalnie, można zaprogramować tylko główny obszar pamięci programu mikrokontrolera poprzez wybranie $File \rightarrow Open \ Program$ *File...* lub tylko wewnętrzną pamięć EEPROM mikrokontrolera poprzez wy-branie *File \rightarrow Open \ Data \ File...*

Wczytany plik zostanie pokazany w buforze programu (rysunek 4.15). Brązowa kolumna pokazuje adres pierwszej komórki pamięci

-	3		6			D	2		8	थ	?	•		AVF	i mici	10		
69 68	l	3	2	63	¢	2	8	120 I		1								
ettings\0	lo\P	ulpit	\pro	gran	n\ka	irta_	pon	ı.hex					-					
(000006	0C	94	1E	00	FF	FF	FF	FF -	- FF	FF	FF	FF	FF	FF	FF	FF	."	
000010)	FF	FF	FF	FF	FF	FF	FF	FF -	- FF	FF	FF	FF	00	94	EA	00	·····"ę.	
000020)	FF	FF	FF	FF	FF	FF	FF	FF -	- FF	FF	FF	FF	39	94	89	88	"%.	
000030)	FF	FF	FF	FF	FF	FF	FF	FF -	- 00	94	09	00	F8	94	OF	E5	"0.f".1	
888848)	BD	BF	84	EØ	0E	BF	78	D1 -	- 80	D1	89	E6	88	EØ	ED	81	.2.P.2(RTNDC°P1.	
000050)	81	EØ	96	D1	88	27	77	27 -	- 34	96	78	64	EH	E3	FØ	EÐ	.rsN.'w'4sx"aadr	
888868)	E7	DF	88	27	FØ	1F	89	94 -	- F9	CF	21	CB	30	CØ	40	CB	çd. . "üD!R <rlr< td=""><td></td></rlr<>	
888878)	46	CB	84	6.6	88	CO	90	C 8	- 16	CO	14	69	ER	E2	F2	EØ	FR.R.R.R.R.Reanr	
0000880)	68	D1	78	EØ	EB	CF	E4	E7 -	- F2	EØ	66	D1	78	EØ	E6	CF	kNpréDáçňŕFNpŕćD	
888898)	EE	E9	F2	EB	61	D 1	78	E8 -	- E1	CF	E8	EB	F3	EØ	50	D1	10nraNpráDčrór\N	
8888889)	78	EØ	DC	CF	E8	EC	F2	EB	- 57	D1	70	EØ	D7	CF	22	27	prubcenrwNpr×D	
888888)	11	27	99	27	90	93	67	00 -	- 98	93	68	00	88	91	63	88	.'.'."g"h'c.	
8888C9)	98	91	64	80	0B	BD	65	80 -	- 96	BD	98	80	98	91	62	88	.'d"	
8888889)	91	30	31	FØ	90	91	62	08	- 92	38	11	FB	69	98	FE	CF	'81d.'b.'8.dE>tD	
0008E0)	40	01	72	EU	BB	CF	33	23 -	- 49	FB	89	91	31	D1	09	91	LNPPhD3#1dm·1Nm·	
000010)	21	DI	38	95	23	95	11	1-4 -	- 69	ED	00	FR	8F	CI	UE	85	/N: • # • . 0Ec0r20.µ	
888188)	BA	7F	BE	BD	72	ER	88	CF	- 33	23	09	FØ	EC	CF	70	EB	rrSp3##debpr	
000110)	85	CF	QF	93	9F	93	UF	87 .	- OF	93	OC	81	88	23	81	F4	QD."2" #.#.0	
000120)	85	36	39	FU	UF	33	39	FØ -	83	36	39	FU	01	36	01	F1	.69d.39d.69d.6Nn	
009139)	38	CB	74	EØ	39	CB	75	EØ-	- 37	CB	76	EB	81	EB	34	CB	REPORTATION PAR	
888148)	82	30	E1	FU	83	38	FT	FU -	- 84	30	01	FI	85	30	11	F1	, Bad , Brid, W. n., B. n	
000150)	80	30	21	11	04	37	39	10	- 01	30	41	FU	84	35	49	1-0	TUTN.790.680.510	
000160)	02	30	51	FB	21	6.0	82	FD -	- //	FB	11	60	83	EB	18	EU	.oudth, rwr.k.rxr	
000170)	18	00	85	EU	(9	EU	18	60 .	- 88	21	10	CB	00	93	02	00	.K.Fyr.KK."D.	
000180)	81	C B	12	LU	00	93	DD	00	- 83	95	DE.	60	88	93	05	00	-F-B-"F*-K-"P-	
000190)	81	6.0	HH	60	00	93	04	00 .		45	00	60		93	03	00	.F.R."0*.K."6.	
000140)	81	EU	92	00	11	LU	00	00	- 01	21	08-	BF	91	91	10	91	.r	
000180)	18	45	MF	93	101	87	HI.	93	- 84	81	00	93	85	81	80	43		
000100)	13	95	33	95	11	23	11	00	- H9	ED DZ	BU	E 0	ur	91	UP AD	BP		
000100)	02	20	10	75	OF	90	AD.	93	01	20	00	73	10	21	02	04	LOLE IN COME O	
0001101	72	88	27	P B	90	91	02	00	20	58	0.8	01	17	00	40	0E	b	
BBBBBBBB	00	0.0	47	99	90	20	47	00	29	0.4	40	91	07	4.7	20	25	Ha to to A	
000200)	90	93	60	00	90	91	01	00	00	47	00	00	01	0.0	29	50		
880220)	AB	91	DB	BE	00	91	00	0.4	4.0	17	89	F B	61	5.6	14	6.0	A AAA A A IECTEM	
888228)	2.0	40	61	72	75	61	20	h5	10	10	SE	50	00	00	47	72	Warta ELO D He	
000230)	20	-10	01	12	14		6.6	-13	40	-	2F	20	90	9H	22	16	Narta EEn_rOr	
	_	_	_	_	_	_	_	_	_	_	_	_	_	_	_	_		

Rys. 4.15. Okno główne z załadowanym projektem (format hex)

w wierszu, kolejne komórki w wierszu mają adres o jeden większy, na zielono zaznaczony jest obszar Flash/EPROM procesora a po nim na niebiesko obszar wewnętrznej pamięci EEPROM procesora (o ile ją posiada). W ostatniej kolumnie wyświetlana jest zawartość poszczególnych komórek pamięci w kodzie ASCII.

Mając program w buforze programatora możemy następnie zaprogramować mikrokontroler.

Wybieramy z paska narzędzi funkcję: *Command* \rightarrow *Write All* (rysunek 4.16), jeśli chcemy zaprogramować cały procesor (program i dane). Ewentualnie wybieramy z paska narzędzi funkcję: *Command* \rightarrow *Write Program (FLASH)* jeśli chcemy zaprogramować jedynie obszar Flash procesora, lub funkcję: *Command* \rightarrow *Write Data (EEPROM)* – jeśli chcemy zaprogramować jedynie obszar wewnętrzny EEPROM mikro-kontrolera.

Edit Des	ice	Command 5	cript	Utili	ty s	Setup	13	W	ndow	0								
	3	Read All Read Prog Read Data	am (F	LASP ROM)	+D			Ctr	R	8	1	1	AVF	7 mic	10	<u>▼</u> [ATmega8	_	
OP OD		Write All						Ctr	-111									
ettings\0	lo\F	Writherog	am (LAS	0													
000000	00	Write Data	(EEP	ROM)	1					E	FF	FF	FF	FF	EF.			
00010)	FF							12.27		F	FF	80	94	ER	88		"e.	
00020)	FF	Verify All						Ctr	-4	F	FF	OC	94	89	00		"%.	
00030)	FF	Verify Prog	ram (FLAS	H0					2	00	F8	94	ØF	E5	"0.6	P".1	
00040)	0D	Verify Data	(EEF	ROM)					2	E6	80	EØ	ED	01	.2.F.2(NTNDC*	°fi.	
00050)	01	Face side of the	dicit.	. Com	in River	-		-	e	8	94	E4	E3	FØ	EØ	.ŕśń. 'w' 45x"	sadé	
000060)	E7	Security of	0.00	nigur	auon	0.00		Cul		1	00	30	CO	40	CO	ç'd.∎"ùĎ!R<	(ŘLŘ	
00070)	46	crase						Ca	£	14	CO	ER	E2	F2	EØ	FR.R.R.R.R.R.	çâñŕ	
00080)	68	Getinto						-	2	6	D1	70	EØ	E6	CF	kNpŕčĎäçňŕfNp	přćD	
000020)	EE	Reset						Ctri	-т	8	EØ	F3	Eð	50	D1	1éňřaHpřáDčřé	6E1A	
000000)	70	Program						CH	æ	0	EØ	D7	CF	22	27	prUDčěňŕVRpŕ>	×D	
1000B0)	11	Program O		2						8	00	00	91	63	00	.'.'."g"h	.'c.	
000000)	98	rigrano	JUDI C							- 8	BD	90	91	62	00	.'d	. 'D.	
indudu)	91	Read Osc.	Calibr	ation	Byte			Ctri	-0	1	FU	69	98	FE	UP	'010.'D.'0.0E	ESTD	
DOULE U)	46	Osc. Calibr	ation	Optic						1°	50	31	01	05	91	LMPPSD3#10#	10	
BOUF U)	ZP.	75 85 55	70		~~	O.F.	-	0.0	0.0	10	EB	HP	OF	70	65	/MI*#*.DECBF2	20.µ	
00100)	DH	OF OF OF	12	EB	HH	UP D7	-	33	23	89	PB	EG	GP	04	EB		eupr	
00110)	H5	26 20 E0	OF	20	20	50	-	82	26	20	EG	84	20	01	64	404 204 404		
00120)	38	C8 74 F0	30	0.0	75	FO	-	37	00	76	FO	81	EB	24	0.0	-\$+60\$u67\$u6	646	
00140)	82	30 F1 F0	83	38	F1	FR	-	84	38	81	F1	85	38	11	E1	. Báđ. Bốđ. B. ń.	0.6	
100150)	86	38 21 F1	84	37	39	FR	-	DE	36	41	FR	84	35	40	FR	tat6.798.688.	.510	
100160)	82	36 51 FR	21	0.0	82	FA		77	EB	1E	CR	83	ER	78	ER	.60718. ÉVÉ. Ř.	-ÉXÉ	
000170)	18	C0 85 E8	79	EB	18	CØ	-	88	27	16	CØ	88	93	62	88	.R. Fur.R. '.R.	."b.	
000180)	81	E8 12 C8		93	66	88	-	83	95	BE	CØ	00	93	65	88	.F.R. "FR.	."e.	
000190)	81	E0 88 68	88	93	64	88	-	83	95	86	CA	88	93	63	88	.F.R."dR.	."c.	
1001A0)	81	EB 82 C8	71	EÐ	88	63	-	ØF	91	ØF	BF	9F	91	8F	91	.ŕ.Řqŕ.Ř. 1.22	21.1	
001B8)	18	95 BF 93	ØF	87	0F	93	-	84	81	ØD	93	85	81	8D	93	.*.".*.".±.".	.±."	
100100)	13	95 33 95	11	23	11	F4	-	89	Εő	BB	Eß	0F	91	ØF	BF	.+3+.11.0@ć°ŕ.	· . ż	
188108)	ØF	91 18 95	ØF	93	9F	93	-	BF	87	ØF	93	68	91	62	88	-' - · · "ź" - · . ".	. 'b.	
1881E8)	92	38 29 F8	98	91	62	88	-	94	38	89	FB	19	CO	98	91	'8)d. 'b."80d.	.R. *	
1001F0)	68	88 93 95	98	93	68	88	-	29	F4	98	91	67	88	93	95	h."+."h.)ô.'g	9."*	
100200)	98	93 67 88	98	91	67	88	-	88	91	65	88	89	17	29	F4	."g'g'e.	.)0	
100218)	98	91 68 88	88	91	66	88	-	89	17	89	FØ	81	0.0	74	EØ	.'h'F. H.H d.	.Rtr	
108228)	UF	91 BF BF	9F	91	BF	91	-	18	95	48	45	53	54	45	4D	.'.22'.'. JE	STEM	
100230)	2.8	48 61 72	In	01	28	45	-	40	41	51	58	BD	UA	55	12	Karta ELA_P.		
	-		-	-	-	-	-	-	-	-	-	-	-	-	-	17		

Rys. 4.16. Okno wyboru programowania całego mikrokontrolera – program i dane
Program poprosi o potwierdzenie decyzji o programowaniu. Po wybraniu *YES* powinno nastąpić zapisywanie programu do mikrokontrolera – Writing i sprawdzanie poprawności zapisu – Verifying. Skompilowany przez nas program został wgrany do mikrokontrolera.

W trakcie programowania pojawi się okno z postępem procesu programowania, następnie pojawi się okno z postępem procesu weryfikacji układu. Jeśli układ został poprawnie zweryfikowany (układ został odczytany i dane są identyczne jak w buforze) pojawi się komunikat: *Write successful.*

Odłączamy zasilanie i wyjmujemy wtyczkę programatora z płytki. Nasz mikrokontroler jest już zaprogramowany.

Programator ZL11PRG

Programator ZL11PRG (rysunek 4.17) jest niezwykle uniwersalnym programatorem, za pomocą którego można programować i konfigurować w systemie (ISP) układy programowalne SPLD, CPLD i FPGA firm: Altera, Atmel, Lattice i Xilinx oraz niektóre mikrokontrolery firmy Atmel. Programator współpracuje ze standardowym oprogramowaniem firmowym dołączanym na płycie CD-ROM.



Rys. 4.17. Programator ZL11PRG

Programator ZL11PRG emuluje cztery popularne programatory ISP¹⁵:

ByteBlaster MV firmy Altera. W tym trybie można programować i konfigurować układy CPLD (MAX3000A, MAX7000 – wszystkie rodziny, MAX9000) oraz FPGA (FLEX6K, FLEX8K, FLEX10K, APEX II, APEX 20K, ACEX 1K i inne zasilane napięciem nie mniejszym niż 2,5V).

W tym trybie pracy programator ZL11PRG może współpracować z następującymi programami i systemami projektowymi: Max+Plus II, Quartus II, ASAP, Quartus II Programmer, ispVM System, Atmel ISP oraz WebPack XC9500 Programmer (v 3.3).

ispDOWNLOAD firmy Lattice. Za jego pomocą można programować układy PLD firmy Lattice wyposażone w interfejs JTAG (większość układów FPGA i wszystkie współczesne CPLD, a także układy ispGDX2, ispGDX, ispGAL22LV10/22V10A itp.) i Lattice ISP (układy PLD starszych generacji, jak np. ispGDS, ispPAC, ispGAL22V10, ispLSI1000/2000 itp.).

W tym trybie pracy programator ZL11PRG może współpracować z programem ispVM System.

DLC5 Programmer (Parallel Cable III). W tym trybie można programować i konfigurować układy CPLD (XC9500, XC9500XL, XC9500XV, CoolRunner XPLA3) oraz FPGA (Spartan XL, Spartan II, Virtex II).

W tym trybie pracy programator ZL11PRG jest obsługiwany przez wszystkie pakiety projektowe firmy Xilinx, w tym bezpłatnego WebPacka.

AT89ISP firmy Atmel. W tym trybie pracy można programować w systemie wszystkie układy CPLD z rodziny ATF1500 (wyposażone w interfejs ISP) firmy Atmel oraz mikrokontrolery AT89Sxxxx (rodzina 8051).

W tym trybie pracy programator ZL11PRG jest obsługiwany przez programy Atmel ISP (programowanie PLD) i AT89ISP (programowanie mikrokontrolerów AT89Sxxxx).

¹⁵ ZL11PRG – Uniwersalny programator ISP (v. 1.0). Nota aplikacyjna Wydawnictwa BTC.

Tryb pracy jest wybierany za pomocą przełącznika znajdującego się na tylnej ściance obudowy (rysunek 4.18).



Rys. 4.18. Rozmieszczenie elementów na tylnej ściance programatora ZL11PRG

Niezależnie od wybranego trybu pracy, sygnały i zasilanie na złącze wyjściowe są wyprowadzane jak pokazano na rysunku 4.19.



Rys. 4.19. Rozmieszczenie sygnałów na złączu wyjściowym w zależności od wybranego trybu pracy

W skład zestawu wchodzi:

- programator ZL11PRG,
- kabel połączeniowy o długości 1 metra,
- płyta CD z bezpłatnym oprogramowaniem sterującym.



Rys. 4.20. Podłączenie programatora ZL11PRG z programowanym układem

Połączenie pomiędzy programatorem a programowalnym układem należy zrealizować za pomocą 10-żyłowego kabla połączeniowego zakończonego wtykami ZWS-10 (rysunek 4.20). Złącze DB-25 programatora ZL11PRG powinno być dołączone do gniazda Centronics komputera.



MODUŁOWY SYSTEM µM-DYD

Modułowy system **µM-DYD** opracowany przez wrocławską firmę **MICROMAX** przeznaczony jest do nauki i wstępnego testowania oprogramowania dla systemów mikroprocesorowych z mikrokontrolerami rodziny '51.

Wygląd zewnętrzny modułowego systemu μ M-DYD przedstawia rysunek 5.1.



Rys. 5.1. Modułowy system µM-DYD.

Uniwersalność zestawu umożliwia przeprowadzenie wielu ćwiczeń o różnym stopniu skomplikowania, bez konieczności każdorazowego modyfikowania fizycznej struktury układu¹⁶.

¹⁶ Dziuda A., Krupa W., *Laboratorium systemów mikroprocesorowych*, PWSZ Kolegium Karkonoskie, 2007, ISBN 978-83-924736-3-3.

Modułowy system μ M-DYD składa się z modułu dydaktycznego oraz z modułu sterownika mikrokontrolera rodziny '51.

Jako moduł sterownika wykorzystany jest moduł $\mu M - 537F$ z mikrokontrolerem Infineon C537 (Siemens SAB 80C537).

System µM-DYD może dodatkowo współpracować z dołączanymi do niego następującymi makietami dydaktycznymi:

- makietą dydaktyczną "Wyświetlacz LED";
- makietą dydaktyczną "Skrzyżowanie";
- makietą dydaktyczną "Tęcza".

5.1. Opis zestawu

Stanowisko laboratoryjne przedstawione na rysunku 5.2 przeznaczone jest do wykonywania ćwiczeń laboratoryjnych z *Systemów Mikroprocesorowych*.



Rys. 5.2. Widok stanowiska laboratoryjnego modułowego systemu μ M-DYD

W skład stanowiska laboratoryjnego wchodzą następujące elementy:

- Modułowy system $\mu M\text{-}DYD$ wraz z modułem sterownika $\mu M\text{-}537F.$
- Komputer klasy PC wraz z oprogramowaniem.
- Zasilacz sieciowy.
- Makiety dydaktyczne: "Wyświetlacz LED", "Tęcza", "Skrzyżowanie".

5.2. Struktura wewnętrzna modułowego systemu μM-DYD

Schemat blokowy modułowego systemu μ M-DYD przedstawia rysunek 5.2¹⁷.



Rys. 5.2. Schemat blokowy modułowego systemu µM-DYD

Modułowy system µM-DYD zawiera typowe, najczęściej wykorzystywane układy towarzyszące mikrokontrolerom w systemach sterowania i kontrolno-pomiarowych:

- wyświetlacz LCD do wyświetlania komunikatów i informacji o stanie systemu lub nadzorowanych obiektów,
- wieloelementową klawiaturę, która służy użytkownikowi do komunikacji z systemem mikroprocesorowym, wprowadzania lub zmiany parametrów nadzorowanych procesów,
- wyświetlacze dwustanowe LED informujące o poziomach logicznych wybranych linii,

¹⁷ Moduł dydaktyczny M-DYD. Wersja 4.0. MicroMax 1995.

- przetwornik cyfrowo-analogowy generujący sygnały o zadanych kształtach lub realizujący operacje mnożenia analogowego sygnałów,
- łącze szeregowe w standardzie RS232 będące elementem wewnętrznym mikrokontrolera do indywidualnego wykorzystania przez użytkownika, w wielu systemach uruchomieniowych łącze to wykorzystywane jest do komunikacji mikrokontrolera z programem nadzorującym działanie mikrokontrolera umieszczonym w komputerze PC,
- piezoelement (buzzer) emitujący dźwięki o częstotliwości programowanej przez użytkownika, sygnalizujący wystąpienie stanów alarmowych, np. przekroczenie ustalonych zakresów itp.

Dla systemów pomiarowo-sterujących wykorzystujących mikrokontrolery z przetwornikami analogowo-cyfrowymi moduł dydaktyczny μ M-DYD wyposażono w:

- regulowane źródło napięcia stałego,
- układ programowalnego, dolnoprzepustowego filtru analogowego,
- rezystory korekcyjne do połączenia modułu z termoelementami, układami, których rezystancja lub prąd zależne są od temperatury.

Szczegółową charakterystykę modułu dydaktycznego zawiera instrukcja *Moduł dydaktyczny \muM-DYD. Wersja 4.0* (pozycja dostępna w laboratorium). Poniżej przedstawiono jedynie podstawowe informacje o tych układach, które są wykorzystywane w ramach ćwiczeń i znajomość, których jest niezbędna do poprawnego wykonania ćwiczenia.

Porty cyfrowych Wejść – Wyjść równoległych

Dostępne są wszystkie linie P1.0÷P1.7 portu P1 oraz linie P3.2÷P3.5 portu P3. Linie te posiadają układy zabezpieczające (bufory) przed przepięciami i przypadkowymi zwarciami. Do każdej z tych linii dołączona jest dioda LED sygnalizująca stan linii. Aktywnym poziomem (powodującym świecenie diody) jest stan niski L (logiczne 0). Sposób buforowania linii i dołączenie diody LED przedstawiono na rysunku 2.1 i rysunku 2.2 w instrukcji *Moduł dydaktyczny* μ *M-DYD. Wersja* 4.0. Konfigurowanie pojedynczej linii jako wejściowej albo wyjściowej dokonuje się alternatywnie:

- dla portu P1 za pomocą mikroprzełącznika SW1 (znajduje się na płycie) albo za pomocą sygnału P1Sj (na złączu Z1), j = 0,1,...,7,
- dla portu P3 za pomocą mikroprzełącznika SW4 (na płycie) albo za pomocą sygnału P3Sk (na złączu Z3), k = 2, 3, 4, 5.

Buforowane linie portu P1 i linie P3.2÷P3.5 są wyprowadzone na złącze samozaciskowe, a także – łącznie z sygnałami sterującymi – odpowiednio na złącza Z1 i Z3. Topografię wyprowadzeń na złącza Z1 i Z3 przedstawiono odpowiednio na rysunku 5.3 i rysunku 5.4.



Rys. 5.3. Wyprowadzenie buforowanych linii portu P1 i sygnałów sterujących (widok złącza Z1 od przodu)

25	23	21	19	17	15 P3S.4	13 P3S.2	11 P3.5	9 P3.3	7 P1.0	5	3	1 GND
26	24	22	20	18	P3S.5 16	P3S.3 14	P3.4 12	P3.2 10	P3.1 8	6	4	GND 2

Rys. 5.4. Wyprowadzenie buforowanych linii portu P3 i sygnałów sterujących (widok złącza Z3 od przodu)

UWAGA: Linie P3.0 i P3.1 nie są buforowane. Mogą być wykorzystane jedynie w ćwiczeniu "Szeregowa transmisja informacji".

Porty P4, P5 i P6 są również portami buforowanymi. Kierunek przesyłania danych ustalany jest na wielostykowym złączu Z2 i Z3, brak jest natomiast na płycie modułu (dla tych portów) dodatkowych przełączników.

Klawiatura

Klawiatura zawiera 25 klawiszy i składa się z:

- klawiatury chwilowej klawisze K0÷K15,
- klawiatury statycznej klawisze K16÷K23,
- klawisza zerowania mikrokontrolera-RESET.

Klawisze K0÷K15 zgrupowano w 2 kolumny po 8 klawiszy w każdej:

- w kolumnie 1-szej klawisze K0÷K7,
- w kolumnie 2-giej klawisze K8÷K15.

Programowa obsługa klawiatury chwilowej wymaga okresowego – co 8 ms albo 10 ms – przeglądania stanu klawiszy w obu kolumnach. Zaadresowanie odpowiedniej kolumny i odczyt stanu klawiszy przypisanych do tej kolumny (adresu) umożliwia identyfikację wciśniętego klawisza. Wyróżnikiem wciśniętego klawisza jest poziom L na określonej pozycji odczytanego 8-bitowego słowa. Zasadę tę objaśniono na rysunku 5.5.

7	6	5	4	3	2	1	0	
1	1	1	1	0	1	1	1	Odczytane słowo stanu kolumny klawiszy
K7	K6	K5	K4	К3	К2	K1	К0	Numer klawisza - kolumna pierwsza
K15	K14	K13	K12	K11	K10	K9	K8	Numer klawisza - kolumna druga

Rys. 5.5. Zasada identyfikacji wciśniętego klawisza. Wciśnięty klawisz: K3 albo K11

Klawisze K16÷K23 klawiatury statycznej są dołączone do wejść taktujących przerzutników JK. Do wyjść przerzutników są dołączone diody LED. Każde naciśnięcie klawisza powoduje zmianę stanu przerzutnika i zaświecenie albo wygaszenie dołączonej do jego wyjścia diody. Stan klawiszy można odczytać programowo adresując klawiaturę statyczną i dynamiczną zgodnie z przypisanym jej adresem. Adresy przypisane klawiaturze zestawiono w tabeli 5.1.

Klawiatura	Klawisze	Adres szesnastkowy
Chwilowa	K0 - K7	0FFE1H
Chwnowd	K8 – K15	0FFE2H
Statyczna	K16 - K23	0FFB0H

Tabela 5.1. Adresy przypisane klawiaturze chwilowej i statycznej

Wyświetlacz alfanumeryczny LCD

Moduł wyświetlacza alfanumerycznego stanowi ciekłokrystaliczny, 32 znakowy ekran (pole odczytu) LCD o organizacji 2 wiersze po 16 znaków oraz scalony programowalny sterownik standardu HD44780. Układ programowalnego sterownika w wewnętrznej strukturze zawiera między innymi:

- pamięć ekranu DD RAM,
- generator znaków ROM,
- generator programowanych znaków CG RAM.

Pamięć DD RAM ma pojemność 808 bitów i służy jako pamięć chwilowa, do której zapisywane są kody – pobierane z generatora znaków ROM – wyprowadzane na ekran znaków. Adresy pamięci DD RAM przypisane poszczególnym znakom ekranu zestawiono w tabeli 5.2.

Generator znaków ROM zawiera 160 wzorców znaków ASCII o organizacji matrycy znakowej 57 i 32 wzorce znaków o organizacji matrycy znakowej 510.

 Tabela 5.2. Adresy pamięci DD RAM przypisane poszczególnym pozycjom znaku na ekranie

Pozycja znaku w wierszu		1	2	3	4	 13	14	15	16
Górnym	Adresv	00	01	02	03	 0C	0D	0E	0F
Dolnym	Rulesy	40	41	42	43	 4C	4D	4E	4F

Generator znaków CG RAM umożliwia użytkownikowi definiowanie własnych znaków. Możliwe jest zaprogramowanie 8 znaków (np. polskie znaki diakrytyczne: **ą**, **ę**, **ć**, **ń**, itp.) o organizacji matrycy znakowej 57 albo 4 znaków o organizacji matrycy znakowej 510. Pamięć CG RAM, do której można zapisać wzorce własnych znaków, ma pojemność 88 bitów i umieszczona jest podwójnie w przestrzeni adresowej: 00H÷07H i 08H÷0FH. Wybór jednej z opcji przestrzeni adresowej należy do użytkownika.

Programowalny sterownik zawiera dwa rejestry służące do programowania wyświetlacza alfanumerycznego LCD: rejestr instrukcji (sterujący) i rejestr danych. Oba te rejestry są dostępne dla zapisu i dla odczytu informacji. Adresy przypisane tym rejestrom zamieszczono w tabeli 5.3. **Tabela 5.3.** Adresy rejestrów służące do programowania wyświetlacza

alfanumerycznego I	LCD
--------------------	-----

Rejestr	Adres szesnastkowy	Funkcja
Instrukcji	0FFF0H 0FFF1H	Zapis Odczyt
Danych	0FFF2H 0FFF3H	Zapis Odczyt

Zasady programowania wyświetlacza alfanumerycznego LCD i charakterystykę instrukcji (rozkazów) przedstawiono w instrukcji *Moduł dydaktyczny µM-DYD. Wersja 4.0.*

Porty szeregowe

Do komunikacji systemu µM-DYD z komputerem PC służy łącze szeregowe o standardzie RS232, dołączane do portu szeregowego mikrokontrolera.

Standardowo portem mikrokontrolera zarządza program MONITOR--51. Użytkownik może jednakże napisać i uruchomić własny program sterujący portem szeregowym. Możliwa jest przy tym realizacja transmisji szeregowej jednoczesnej (*duplex*) – między modułem μ M-DYD a komputerem PC – albo transmisji jednokierunkowej (*simplex*), tylko w ramach modułu μ M-DYD.

Transmisję jednokierunkową umożliwiają wyprowadzone na złącze Z3 linie P3.0 i P3.1 portu szeregowego (muszą być zwarte zworki JP13-P3.1 i JP14-P3.0). Możliwe jest również połączenie bezpośrednio na płycie modułu linii P3.0 z P3.1.

Generator sygnału i brzęczyk

Na płycie modułu μ M-DYD umieszczono układ wolnozmiennego generatora (*timera*), rys. 2.10 instrukcji *Moduł dydaktyczny* μ *M-DYD*. *Wersja 4.0*. Umożliwia on dołączenie przebiegu prostokątnego o często-tliwości około 1.5Hz do:

- wejścia licznika T0 JP9 zwarte z linią P3.4,
- wejścia licznika T1 JP10 zwarte z linią P3.5.

Brzęczyk (piezoelement) emitujący dźwięki o częstotliwości programowanej przez użytkownika można za pomocą zworki JP7 dołączyć (na płycie µM-DYD) do linii P1.1 portu P1.

Tor analogowy przetwornika A/C mikrokontrolera

Modułowy system umożliwia dołączenie do mikrokontrolera 6 sygnałów analogowych, oznaczonych symbolami AN0÷AN2, AN5÷AN7. Układ U15 wraz z rezystorami R6÷R11 zabezpiecza wejścia analogowe mikrokontrolera przed przepięciami. Sygnały analogowe mogą być dołączane do wielostykowego złącza Z4 lub do złącz samozaciskowych ZP10÷ZP15.

Wszystkie wejścia analogowe modułu dydaktycznego są wewnętrznie połączone z innymi elementami modułu:

- wejście AN0 połączone jest z wyjściem przetwornika cyfrowoanalogowego,
- wejście AN1 umożliwia pomiar zewnętrznego sygnału doprowadzonego do wejścia programowalnego filtru dolnoprzepustowego,
- wejście AN2 umożliwia pomiar sygnału na wyjściu programowalnego filtru dolnoprzepustowego,
- wejście AN5 nie ma połączeń wewnętrznych, przeznaczone jest tylko dla użytkownika,
- wejście AN6 połączone jest z potencjometrem znajdującym się na płytce klawiatury; w ten sposób można zadawać dowolne napięcia w całym zakresie przetwarzania przetwornika,
- wejście AN7 wraz z rezystorem korekcyjnym służy do pomiarów temperatury elementami wrażliwymi na zmianę temperatury, np. termorezystory, źródła prądowe itp.

Taki sposób wewnętrznych połączeń zwiększa zakres zastosowań przetwornika analogowo-cyfrowego mikrokontrolera bez konieczności użycia dodatkowych przewodów i elementów.

Jednym z istotniejszych elementów toru analogowego jest programowalny filtr dolnoprzepustowy TLC 14 firmy Texas Instruments (układ U16). Filtr ten stosowany jest przede wszystkim do kształtowania sygnału analogowego uzyskiwanego metodą modulacji szerokości impulsów PWM (*Pulse Width Modulation*). Typowym przykładem jest generowanie sygnału sinusoidalnego metodą modulacji szerokości impulsów na wyjściu P1.2/CC2 z równoczesnym generowaniem sygnału taktującego na wyjściu P1.3/CC3.

Zastosowana w module dydaktycznym konfiguracja pozwala na filtrowanie sygnałów zewnętrznych lub taktowanie filtru dolnoprzepustowego zewnętrznym sygnałem prostokątnym w zależności od położenia zworek: JP5 i JP6.

Przetwornik cyfrowo-analogowy

Moduł μ M-DYD zawiera przetwornik cyfrowo-analogowy AD7524.

Jest to ośmiobitowy mnożący przetwornik z równoległym buforem, przeznaczony do bezpośredniej współpracy z układami mikroprocesorowymi.

Przetwornik A/C jest umieszczony w przestrzeni adresowej pamięci zewnętrznej RAM mikrokontrolera pod adresem 0FFD0H.

Dokładny opis i schematy połączeń przetwornika A/C znajdują się w instrukcji *Moduł dydaktyczny* μ *M-DYD. Wersja 4.0.*

5.3. Moduł sterownika µM – 537F

Moduł μ M-537F firmy MICROMAX jest uniwersalnym sterownikiem mikroprocesorowym przeznaczonym do wielorakich zastosowań w dziedzinie pomiarów i sterowania. Moduł μ M-537F jest rozwinięciem produkowanego przez firmę MICROMAX modułu μ M-537. Oba moduły są kompatybilne pod względem mechanicznym i elektrycznym. Nowy produkt został rozszerzony tak, aby wcześniejsze aplikacje przeznaczone dla μ M-537 działały bez modyfikacji kodu. Zachowano w nim istniejące modele pamięci. Zaletą nowego modułu jest zastąpienie kłopotliwej w użyciu pamięci EPROM pamięcią typu FLASH, której programowanie odbywa się przez złącze RS232. Nowy moduł posiada powiększoną do 128kB pamięć programu i danych (bankowane po 32kB). Wygląd zewnętrzny modułu sterownika μ M-537F przedstawia rysunku 5.6¹⁸.

Moduł µM-537F może pracować jako niezależny, samodzielny sterownik lub współpracować z innymi modułami obiektowymi. Do programowania i uruchamiania oprogramowania użytkownika niezbędny jest komputer PC wyposażony w port szeregowy RS232. Z modułem dostarczane jest oprogramowanie do programowania pamięci FLASH. Dodatkowo dostępne jest oprogramowanie IDE51, które

¹⁸ Moduł sterownika uM-537F. Instrukcja użytkowania. Wersja 3.0. MicroMax 2003.



Rys. 5.6. Wygląd zewnętrzny modułu sterownika µM-537F

umożliwia edycję, kompilację, ładowanie i krokowe uruchamianie własnych programów.

Moduł może również współpracować z innymi narzędziami programistycznymi np. firmy KEIL.

5.3.1. Warunki pracy

Zasilanie

Moduł µM-537F wymaga zasilania napięciem stabilizowanym +5V. Maksymalny pobór prądu wynosi około 100mA. Sposób podłączenia napięcie zasilającego przedstawia tabela 5.4.

	Podłączenie zasilania do µM-537F				
	Złącze Z2	Złącze Z7			
+ 5V	3, 4	+ 5 V			
GND	1, 2	GND			

Tabela 5.4. Zasilanie modułu sterownika μ M-537F

Jeżeli napięcie spadnie poniżej 4,65 V to zostanie wygenerowany sygnał RESET przez układ monitora napięcia MAX691 powodując zatrzymanie pracy mikrokontrolera

Połączenie z komputerem PC

Aby połączyć moduł μ M-537F z komputerem PC należy wykorzystać przewód trójżyłowy lub dwużyłowy w ekranie.

Wykorzystywane są tylko linie TX, RX i GND.

Moduł posiada dwa złącza szeregowe Z4 i Z5. Do programowania pamięci FLASH oraz do komunikacji ze środowiskiem IDE51 wykorzystywane jest złącze Z4. Do złącza Z4 podłączony jest port SERIAL0 mikrokontrolera, zaś do złącza Z5port SERIAL1.

Połączenie modułu sterownika z komputerem PC przedstawia rysunek 5.7.



Rys. 5.7. Połączenie modułu sterownika z komputerem PC poprzez złącze Z4

Uruchamianie oprogramowania użytkowego

Programy użytkownika mogą być uruchamiane w trybie testowym lub docelowym.

Tryb testowy umożliwia współpracę ze środowiskiem programowym IDE51 firmy MICROMAX lub innym np. firmy KEIL. W obu przypadkach do modułu musi zostać zaprogramowany odpowiedni program MONITOR. Za pomocą przełącznika konfiguracyjnego Sl należy wybrać odpowiedni model pamięci. Z poziomu IDE51 lub KEIL możliwe jest krokowe uruchamianie aplikacji, ustawianie pułapek, etc.

Tryb docelowy pozwala na samodzielną pracę modułu w układzie docelowym.

Modele pamięci

Standardowo dla modułu μ M-537F przewidziane są dwa modele pamięci M0 i M8. Dodatkowo dostępne są jeszcze dwa modele R0 i R1, które umożliwiają programowanie modułu μ M-537F bez konieczności użycia pamięci FLASH.

Pozycje przełącznika S1, S0, TOP decydują o wyborze modelu pamięci. Pozycja PRG przełącznika jest wykorzystywana do programowania pamięci FLASH. W przypadku wyboru modelu pamięci PRG należy ustawić w pozycji wyłączony – logiczne 0.

Podczas zajęć laboratoryjnych wykorzystywany jest model M8 w trybie testowym przedstawiony na rysunku 5.8.

S1 = [S1 S0 TOP PRG] CODE XDATA IO 0FF00H F1 RTC 0FE00 H R0 monitor (R1, R2, R3)8000 H START-) **R**3 0000 H S1 = [0110]

TRYB TESTOWY M8

0 - przełącznik włączony 1 - przełącznik wyłączony

Rys. 5.8. Organizacja modelu pamięci M8 w trybie testowym

5.4. Makieta dydaktyczna "Wyświetlacz LED"

Makieta przeznaczona jest do testowania programów sterujących statycznie i dynamicznie wskaźniki 7-segmantowe. Makieta zawiera 4 wskaźniki 7-segmentowe. Wygląd zewnętrzny makiety przedstawia rysunek 5.9.



Rys. 5.9. Makieta dydaktyczna "Wyświetlacz LED"

Sterowanie wskaźników i segmentów jest następujące¹⁹:

- cztery wskaźniki W1÷W4 sterowane są niezależnymi liniami portu P5.0÷P5.3, wskaźnik lewy skrajny W1 linią P5.0, wskaźnik prawy skrajny W4 linią P5.3,
- stan jedynki logicznej na liniach P5.0÷P5.3 uaktywnia skojarzony z linią wskaźnik, a stan zera logicznego wygasza wskaźnik,
- segmenty wskaźników sterowane są liniami portu P4.0÷P4.7, linia P4.0 steruje segmentem a, linia P4.1 – segmentem b, ..., a linia P4.7 steruje segmentem h,
- stan jedynki logicznej na linii P4.0÷P4.7 wywołuje przepływ prądu przez wybrany segment, a tym samym zaświecenie segmentu, jeśli wskaźnik jest uaktywniony; stan zera logicznego wygasza segment.

¹⁹ Makieta dydaktyczna 'WYŚWIETLACZ LED'. Wersja 3.0. MicroMax 1994.

Schemat układu sterowania wyświetlaczami przedstawia rysunek 5.10.



Rys. 5.10. Schemat blokowy układu sterowania wskaźników 7-segmentowych

Jak już zostało podane na wstępie makieta przeznaczona jest do testowania programów sterujących statycznie i dynamicznie wskaźniki 7-segmentowe. Wyświetlanie statyczne znaków zakłada, że informacja wyświetlana jest na wszystkich wskaźnikach równocześnie. W wyświetlaniu dynamicznym w jednej chwili aktywny jest tylko jeden wskaźnik, pozostałe są wygaszone. W następnej chwili wygasza się bieżący, aktywny wskaźnik i uaktywnia następny. Wygaszanie i uaktywnianie powtarza się dla pozostałych wskaźników. Pamiętając o bezwładności oka, odpowiednio szybkie zmiany wyświetlanej treści powodują widzenie całej treści, bez zjawiska migotania pola odczytowego. Jako dolną granicę, minimalną szybkość zmian należy przyjmować częstotliwość 20 Hz.

Na rysunku 5.11 przedstawiono sygnały sterujące wyświetleniem informacji na 4 wskaźnikach.



Rys. 5.11. Zasada wyświetlania dynamicznego

Wskaźniki 7-segmentowe służące do wyświetlania informacji w postaci znaków świetlnych nadają się szczególnie do prezentacji cyfr i niestety bardzo niewielu innych znaków, niektórych małych i dużych liter oraz symboli.

Poszczególne segmenty są tradycyjnie oznaczone jako a, b, c, d, e, f oraz g. Są one zwrócone zgodnie ze wskazówkami zegara, z ostatnim segmentem (g), który jest segmentem centralnym. Ósma dioda w kształcie kropki, umieszczona przed lub po znaku cyfry, umożliwia w niektórych wyświetlaczach 7-segmentowych wskazywanie na miejsca dziesiętne wyświetlanych liczb.

Na rysunku 5.12 przedstawiono kształty wyświetlanych znaków oraz ich kody sterujące.



Rys. 5.12. Kształty oraz kody sterujące znaków wyświetlanych na wskaźniku 7-segmentowym

5.5. Makieta dydaktyczna "Skrzyżowanie"

Makieta umożliwia poznanie zasad sterowania czasowego obiektem, jakim jest skrzyżowanie ulic. Wygląd zewnętrzny makiety przedstawia rysunek 5.13.

Wykorzystując makietę możemy symulować następujące skrzyżowania:

- tylko dla ruchu kołowego z wyłączeniem pieszych,
- przejście dla pieszych,
- połączenie przejścia dla pieszych (na żądanie) ze sterowanym ruchem kołowym.



Rys. 5.13. Makieta dydaktyczna "Skrzyżowanie"



Rys. 5.14. Pojedyncze skrzyżowanie ulic

Potrzebne do przygotowania i testowania oprogramowania wzorcowe odcinki czasu generowane są sprzętowo lub programowo. W zależności od stopnia przygotowania możliwe jest również wykorzystanie przerwań lub testowanie programowej sytuacji na skrzyżowaniu. Rysunek 5.14 przedstawia skrzyżowanie dla ruchu kołowego. Skrzyżowanie nie należy do całkiem typowych, ponieważ ma rozdzielone pasy ruchu i oddzielne sygnalizatory do skrętu w lewo.

Poszczególne diody elektroluminescencyjne (LED) imitują odpowiednie światła i sterowane są przez mikrokontroler liniami portu P4 oraz P5. Przyporządkowanie diod LED odpowiednim liniom portu P4 oraz P5 przedstawia tabela 5.5²⁰.

Kolor diady I FD	Kierunek	Kierunek poziomy			
Kolor alouy LLD	pionowy	prawoskręt	lewoskręt		
czerwony	P5.0	P4.0	P4.4		
żółty	P5.1	P4.1	P4.5		
zielony	P5.2	P4.2	P4.6		
zielona strzałka	P5.3	P4.3	P4.7		

Tabela 5.5. Sterowanie diod LED na skrzyżowaniu dla ruchu kołowego

Zaświecenie i zgaszenie wybranej diody wynika ze stanu linii:

- zera logicznego, zaświecenie diody LED;
- jedynki logicznej, zgaszenie diody LED.

Kolejny rysunek 5.15 przedstawia przejście dla pieszych.



Rys. 5.15. Przejście dla pieszych

²⁰ Makieta dydaktyczna 'SKRZYŻOWANIE'. Wersja 3.0. MicroMax 1994.

Poszczególne diody elektroluminescencyjne (LED) imitują odpowiednie światła i sterowane są przez mikrokontroler liniami portu P5. Przyporządkowanie linii portu P5 przedstawia rysunek 5.16.



Rys. 5.16. Przyporządkowanie linii portu P5 na przejściu dla pieszych

Zapalanie zielonego światła na przejściu dla pieszych może być sterowane przez samych pieszych. Przeważnie na sygnalizatorze dla pieszych znajduje się przycisk STOP umożliwiający włączenie czerwonego światła dla pojazdów i zielonego dla pieszych. Obsługa przycisku STOP odbywa się poprzez programowy odczyt linii portu P3.2 lub P3.3 w zależności od stanu zworki JP1 umieszczonej na płytce makiety "Skrzyżowanie". Obie linie mogą być również wykorzystane jako wejścia zgłaszające przerwania:

- P3.2 jako wejście *INT*0,
- P3.3 jako wejście *INT*1.

Czas świecenia się światła zielonego dla pieszych jest ograniczony. Po ponownym zapaleniu się światła zielonego dla pojazdów musi upłynąć pewien odcinek czasu, po którym pieszy może ponownie zatrzymać pojazdy. Pominięcie takiej blokady przycisku pieszego może spowodować całkowite zatrzymanie ruchu pojazdów.

5.6. Makieta dydaktyczna "Tęcza"

Makieta "Tęcza" przeznaczona jest do wizualnej prezentacji efektów modulacji szerokości impulsów PWM (*Pulse Width Modulation*) przez zmianę jaskrawości świecenia i zmianę barwy diod elektroluminescencyjnych (LED). Wygląd zewnętrzny makiety przedstawia rysunek 5.17.



Rys. 5.17. Makieta dydaktyczna "Tęcza"

Makieta zawiera jedną diodę trójbarwną D1 złożoną z czterech wewnętrznych diod: zielonej, czerwonej i dwóch diod niebieskich oraz trzy diody monochromatyczne:

- D2-zieloną,
- D3-niebieską,
- D4-czerwona.

Diody elektroluminescencyjne D1 \div D4 sterowane są liniami portu P1, przedstawione zostało to na rysunku 5.18²¹:

- P1.1 dioda czerwona D4 i wewnętrzna dioda czerwona diody trójbarwnej D1,
- P1.2 dioda zielona D2 i wewnętrzna dioda zielona diody trójbarwnej D1,
- P1.3 dioda niebieska D3 i obie wewnętrzne diody niebieskie diody trójbarwnej D1.

²¹ Makieta dydaktyczna 'TĘCZA'. Wersja 3.0. MicroMax 1994.



Rys. 5.18. Schemat blokowy makiety "Tęcza"

Do sterowania wszystkich diod wykorzystano klucze tranzystorowe (tranzystory p-n-p) sterowane bezpośrednio z linii portu P1. Zerowej wartości sygnału na liniach portu P1 odpowiada świecenie diody, a stanowi wysokiemu – zgaszenie diody rysunek 5.19.



Rys. 5.19. Wartość średnia prądu płynącego przez diodę w zależności od współczynnika wypełnienia impulsów

Zmieniając współczynnik wypełnienia impulsów ε zmianie ulega również wartość średnia prądu płynącego przez diodę I_{śr}. Rolę układu całkującego pełni oko, które nie zauważa zmian częstszych niż 16 ÷ 20 zmian na sekundę.

5.7. Zasilacz

Dla modułowego systemu μ M-DYD standardowym napięciem zasilającym jest +5V oraz +12V. Maksymalna odchyłka napięcia zasilania wynosi ±0,25V. Napięcia te pobierane są z modułu zasilacza μ M-UNI wyposażonego w stabilizator napięcia+5V oraz+12V.



Rys. 5.20. Zasilacza µM-UNI modułowego systemu µM-DYD

ZESTAW URUCHOMIENIOWY ZL2MCS51 DLA MIKROKONTROLERÓW Z RODZINY MCS51

Zestaw uruchomieniowy ZL2MCS51 (rysunek 6.1) opracowany przez BTC Korporację jest uniwersalnym zestawem przystosowanym do współpracy ze wszystkimi standardowymi mikrokontrolerami z rodziny MCS8051 w obudowach PLCC44, których wyprowadzenia są zgodne ze standardem firmy Intel. Konstrukcja zestawu – poprzez wprowadzenie najczęściej stosowanych bloków funkcjonalnych, takich jak: wyświetlacze LCD i LED, interfejs RS232, złącze karty MMC – umożliwia projektowanie praktycznie dowolnego systemu mikroprocesorowego oraz specjalizowanych sterowników mikroprocesorowych.



Rys. 6.1. Zestaw uruchomieniowy ZL2MCS

Wszystkie złącza szpilkowe znajdują się w pobliżu peryferiów, do których są podłączone, co umożliwia intuicyjne łączenie elementów bez potrzeby zaglądania do dokumentacji.

Uniwersalność zestawu umożliwia przeprowadzenie wielu ćwiczeń o różnym stopniu skomplikowania, bez konieczności każdorazowego modyfikowania fizycznej struktury układu. Zestaw umożliwia tworzenie oprogramowania sterującego w języku niskiego poziomu – asembler oraz w języku C wykorzystując do tego zintegrowane środowiska projektowe firmy Keil.

Rozwiązania zastosowane w zestawie umożliwiają programowanie pamięci procesorów po zainstalowaniu ich w systemie (ISP – jak np. AT89Sxx/IAP, AT89C51xD2), zdecydowanie ułatwia prowadzenie prac uruchomieniowych.

6.1. Opis zestawu

Stanowisko laboratoryjne przedstawione na rysunku 6.2 przeznaczone jest do wykonywania ćwiczeń laboratoryjnych z *Systemów Mikroprocesorowych*.



Rys. 6.2. Widok stanowiska laboratoryjnego zestaw ZL2MCS51

Do właściwych zasobów sprzętowych stanowiska należą:

- zestaw uruchomieniowy ZL2MCS51,
- komputer klasy PC wraz z oprogramowaniem,
- programator ISP ZL11PRG dla mikrokontrolerów AT89Sxx/89Sxxxx,
- zasilacz niestabilizowany PS_ZL, przewody połączeniowe.

6.1.1. Zestaw uruchomieniowy ZL2MCS51

Zestaw ZL2MCS51 został stworzony z myślą, zarówno o początkujących użytkownikach, którzy zaczynają dopiero stawiać pierwsze kroki w dziedzinie mikroprocesorów, jak i o wytrawnych programistach szukających uniwersalnej platformy do swoich projektów.

Stanowi on rozwiązanie zestawu uruchomieniowego opartego na popularnym mikrokontrolerze AT89C51RD2 firmy Atmel.

W skład zestawu uruchomieniowego ZL2MCS51 wchodzą następujące bloki funkcyjne:

- 1. Mikrokontroler AT89C51RD2, który jest taktowany wewnętrznym generatorem, którego częstotliwość stabilizują elementy X1, C1 i C2.
- 2. Cztery wyświetlacze 7-segmentowe LED ze wspólną katodą sterowane multipleksowo.
- 3. Alfanumeryczny wyświetlacz LCD o organizacji 2×16 znaków z wbudowanym sterownikiem HD44780.
- 4. Interfejs szeregowy RS232, który zrealizowano z wykorzystaniem konwertera poziomów w oparciu o układ MAX232.
- 5. Blok ośmiu diod LED (D1÷D8).
- 6. Blok przycisków (S0÷S7).
- 7. Generator przebiegu prostokątnego o regulowanej częstotliwości.
- 8. Sygnalizator akustyczny.
- 9. Złącze do dołączenia konwertera RS232/USB (ZL1USB).
- 10. Złącze karty MMC (obsługiwana w trybie SPI).
- 11. Złącze JP19, które jest złączem programatora ISP.

Rozmieszczenie najważniejszych elementów i bloków funkcyjnych zestawu przedstawia rysunek 6.3.



Rys. 6.3. Rozmieszczenie elementów zestawu ZL2MCS51

Schemat ideowy zestawu uruchomieniowego przedstawia rysunek 6.4^{22} .

Wszystkie układy w zestawie uruchomieniowym (za wyjątkiem złącza karty MMC) są zasilane napięciem +5 V, które jest stabilizowane za pomocą stabilizatora L7805CV. Do zasilenia zestawu uruchomieniowego zastosowano zasilacz niestabilizowany PS_ZL. Zasilacz umożliwia ustawienie napięcia wyjściowego za pomocą obrotowego przełącznika. Napięcie zasilania może być doprowadzone poprzez złącze wtyczkowe JP22 (PWR_CON) lub poprzez złącze JP11 (rysunek 6.5). Wartość napięcia zasilania wynosi 9÷12 VDC (polaryzacja napięcia nieistotna). Dioda LED (D13) sygnalizuje włączenie zasilania płytki zestawu uruchomieniowego (rysunek 6.5). Pobór prądu zależny od konfiguracji zestawu.

²² ZL2MCS51 – Zestaw uruchomieniowy dla mikrokontrolerów z rodziny 8051 (v.1.2). Nota aplikacyjna. Wydawnictwo BTC.



Rys. 6.4. Schemat ideowy zestawu ZL2MCS

Do zasilania złącza karty MMC zastosowano stabilizator liniowy LDO *(Low Drop Output* typu *SPX1117)* firmy *Sipex*. Pozwala on ustabilizować napięcie na poziomie 3.3 V z prądem maksymalnym 0.8A.



Rys. 6.5. Rozmieszczenie złącz zasilania zestawu ZL2MCS51

Komunikację zestawu z otoczeniem umożliwiają dwa interfejsy:

- wbudowany na PCB kompletny interfejs RS232,
- interfejs USB (moduł ZL1USB rysunek 6.6 lub moduł ZL4USB), który może być montowany w gnieździe JP14.



Rys. 6.6. Moduł ZL1USB

W zależności od wybranego kanału komunikacyjnego, do linii P3.0 i P3.1 mikrokontrolera należy dołączyć za pomocą jumperów JP13 i JP16 odpowiedni interfejs. Konfigurację portów komunikacyjnych zestawu przedstawiono w tabeli 6.1

Zwarte styki JP13	Zwarte styki JP16	Konfiguracja
1-2	1-2	Aktywny kanał RS232
2-3	2-3	Aktywny kanał USB
1-2	2-3	Nie jest zalecana
2-3	1-2	Nie jest zalecana

 Tabela 6.1. Konfiguracja portów komunikacyjnych zestawu

 ZL2MCS51

Mikrokontroler AT89C51RD2

W zestawie zamontowany jest mikrokontroler AT89C51RD2 (rysunek 6.7). Jest on wyposażony w nieulotną pamięć programu typu Flash o pojemności 64 kB z możliwością programowania jej w systemie za pomocą wbudowanego interfejsu SPI. Standardowym wyposażeniem mikrokontrolera jest także nieulotna pamięć danych EEPROM o pojemności 2 kB, 256 B pamięci danych SRAM, sprzętowy interfejs szeregowy UART, trzy liczniki-timery i 32 programowane linie wejściowo-wyjściowe. Mikrokontroler taktowany jest przez zewnętrzny rezonator kwarcowy o częstotliwości 11,0592 MHz.



Rys. 6.7. Otoczenie mikrokontrolera AT89C51RD2 w zestawie ZL2MCS51

Wyprowadzenia mikrokontrolera wyprowadzono na złącza szpiłkowe JP17, JP18, JP20 i JP 21. Są to jednorzędowe złącza o strukturze dokładnie odpowiadającej wyprowadzeniom mikrokontrolera (odpowiednio P1, P2, P3, P0). Złącza JP4, JP5, JP9 i JP10 są dołączone do portów mikrokontrolera. Złącza te służą np. do dołączania dodatkowych diod LED, przycisków itp. Rozmieszczenie sygnałów odpowiadających liniom I/O na złączach pokazano na rysunku 6.8. Wyprowadzenie numer 1 wszystkich złącz zostało zaznaczone na płytce drukowanej zestawu za pomocą trójkątnych wskaźników.



Rys. 6.8. Rozmieszczenie wyprowadzeń mikrokontrolera AT89C51RD2 na złączach zestawu ZL2MCS

Wyświetlacz LED

Zaprojektowany wyświetlacz LED jest montowany bezpośrednio na płytce głównej, połączony z zasilaniem poprzez tranzystor PNP (rysunek 6.9). Zawiera cztery wyświetlacze siedmiosegmentowe ze wspólną anodą DS1÷DS4. Jest przystosowany do pracy multipleksowej (wykorzystanie wszystkich wyświetlacz), jednak rezystory R9÷R16 ograniczające prąd płynący przez diody segmentów zostały dobrane z dużym zapasem, by wskaźnik nie uległ uszkodzeniu przy pracy statycznej (wykorzystanie jednego wyświetlacza).

W celu zapalenia segmentu na wyświetlaczu 7-segmentowym LED ze wspólną anodą należy podać zero logiczne na bazę tranzystora (wejścia Pd.3÷Pd.0) oraz na wejścia odpowiadające segmentowi (segA÷segG, segDP).



Rvs. 6.9. Wyświetlacze 7-segmentowe zestawu ZL2MCS

Wyświetlacz LCD

Na płytce umieszczono 16 pinowe złącze W1 do podłączenia wyświetlacza LCD opartego na kontrolerze HD44780 (LCD1602 o organizacji 2×16 znaków). Wyświetlacz jest sterowany w trybie 4-bitowym poprzez linie portu P0. Podłączenie wyświetlacza do linii portu P0 przedstawia tabela 6.2. Sterowanie magistrala 4-bitowa jest bardzo atrakcyjne ze względu na minimalna liczbę linii potrzebnych do sterowania wyświetlaczem LCD. W tego typu sterowaniu potrzebne są 4 linie do przekazywania danych oraz trzy linie sterujące: RS, R/W i E.



Rys. 6.10. Wyświetlacz LCD 1602 zestawu ZL2MCS51
Jego zastosowanie umożliwia prezentację danych zobrazowujących wyniki działania opracowywanego oprogramowania.

Linia portu P0	Nazwa sygnału	Nr wyprowadzenia LCD
P0.0	D0	11
P0.1	D1	12
P0.2	D2	13
P0.3	D3	14
P0.4	RS	4
P0.5	R/\overline{W}	5
P0.6	Е	6

Tabela 6.2. Przypisanie linii I/O portu P0 do linii modułu wyświetlacza

Diody LED

Zastosowane diody LED (D0÷D7) typu SMD można dołączyć (poprzez przełącznik SW1 do linii portu P2 (rysunek 6.11). Rezystory (R11÷R15, R27, R28) włączone w obwód diody ograniczają wartość prądu płynącego przez diody. Diody te można wykorzystać do sygnalizacji zdarzeń stwierdzonych przez zaprojektowany system mikroprocesorowy.



Rys. 6.11 Rozmieszczenie diod LED zestawu ZL2MCS51

Aby zaświecić diodę LED umieszczoną na płytce należy na odpowiednią linie portu podać logiczne zero – świecenie diody. Katody diod dołączono także do złącza JP15 (rysunek 6.11). Sposób ich dołączenia umożliwia sterowanie diod z dowolnego portu (po odłączeniu ich od domyślnego portu P2 za pomocą SW1).

Interfejs szeregowy RS232

Układem konwersji poziomów napięć RS232↔ TTL/CMOS jest układ MAX232 (rysunek 6.12). Za jego pośrednictwem (złącze Z2) można połączyć mikrokontroler z komputerem PC (poprzez złącze typu COM) oraz z innymi systemami mikroprocesorowymi. Linia wejściowa RxD oraz linia wyjściowa TxD jest dołączana do mikrokontrolera za pomocą przewodów ze złącz szpilkowych RS232. Interfejs ten może być wykorzystywany podczas symulacji sprzętowej.



Rys. 6.12. Interfejs RS232 zestawu ZL2MCS51

Kabel łączący zestaw uruchomieniowy z komputerem PC powinien mieć postać przedłużacza (połączenie 1:1).

Klawiatura

Zestaw wyposażono w 8-przyciskową klawiaturę (S0÷S7), dołączoną do linii 0÷7 portu P3 (rysunek 6.13). Styki przełączników włączone są pomiędzy masę zasilania i linie portu, do ich prawidłowej pracy konieczne jest zastosowanie wbudowanych rezystorów podciągających. Na płytce zestawu znajduje się także przycisk służący do zerowania mikrokontrolera.



Złącze programatora

Pamięć programu zastosowanego mikrokontrolera może być programowana bezpośrednio w systemie ISP (*ISP – in system programming*), po zainstalowaniu układu w systemie. Na płytce zestawu znajduje się 10 pinowe złącze IDC-10 (JP19) programatora (rysunek 6.14). Dwukierunkowa transmisja szeregowa jest prowadzona liniami MOSI (wejście danych do mikrokontrolera), MISO (wyjście danych) i SCK (zegar synchronizujący transmisję). Piny złącza programującego podpięte są na sztywno do odpowiednich linii portu P1 mikrokontrolera. Przed dołączeniem programatora należy upewnić się, że do portu P1 nie są dołączone żadne obciążenia o małej impedancji. Zastosowanie złącza IDC-10 umożliwia bezproblemowe podłączenie programatora, a mechaniczny klucz zapobiega niewłaściwemu podpięciu przewodu.



Rys. 6.14. Rozmieszczenie złącza ISP zestawu ZL2MCS51

Do programowania mikrokontrolera z pamięcią programu typu Flash w zestawie ZL2MCS51 jest zalecany programator o oznaczeniu AT89ISP (Atmel AT89ISP jest prostym w obsłudze programatorem mikrokontrolerów firmy Atmel) lub uniwersalny programator o oznaczeniu ZL11PRG, ZL11PRG-M. W obydwu przypadkach programatory dołączane są do komputera za pomocą interfejsu Centronics (drukarkowego).

Złącze karty MMC

Standardowym wyposażeniem zestawu ZL2MCS51 jest złącze karty MMC (*MultiMedia Card*) przeznaczone do zamocowania i zapewnienia elektrycznego kontaktu kartom MMC. Zasilanie karty odbywa się poprzez stabilizator napięcia typu *SPX1117* napięciem 3.3 V. Przewidziano jej obsługę w trybie SPI. Wykorzystując kartę należy dołączyć do portu SPI (wbudowanego w mikrokontroler) konwerter napięciowy 74LVC244 (U8). Do tego celu służą zworki JP23÷JP36 (rysunek 6.15).

W przypadku dołączenia karty MMC do SPI mikrokontrolera AT89S51xD, zworki powinny być w położeniu 1-2.



Rys. 6.15. Gniazdo karty MMC zestawu ZL2MCS51

Karty MMC posiadają proste, płaskie 7-pinowe złącze. W odróżnieniu od kart SD karty MMC charakteryzują się brakiem przełącznika zabezpieczania danych przed zapisem.



Rys. 6.16. Opis karty MMC

Złącze pomocnicze

Zestaw wyposażono w złącze pomocnicze, na które wyprowadzono sygnały pomocnicze: sterujące diodami D0÷D3, sygnał prostokątny TTL o regulowanej częstotliwości (potencjometr R25) oraz dołączono przetwornik piezoelektryczny Gl, bez wbudowanego generatora umożliwiający generowanie dźwięków o różnych częstotliwościach. Przypisanie sygnałów do złącza JP12 przedstawia rysunek 6.17.



Rys. 6.17. Przypisanie sygnałów do złącza JP12 zestawu ZL2MCS51

ZESTAW URUCHOMIENIOWY ZL2AVR DLA MIKROKONTROLERÓW AVR ATMEGA8

Zestaw uruchomieniowy ZL2AVR (rysunek 7.1) został opracowany przez BTC Korporację z myślą o użytkownikach mikrokontrolerów AVR ATmega8. Uniwersalność zestawu umożliwia przeprowadzenie wielu ćwiczeń o różnym stopniu skomplikowania, bez konieczności każdorazowego modyfikowania fizycznej struktury układu.



Rys. 7.1. Zestaw uruchomieniowy ZL2AVR

7.1. Opis zestawu

Stanowisko laboratoryjne przedstawione na rysunku 7.2 przeznaczone jest do wykonywania ćwiczeń laboratoryjnych z *Systemów Mikroprocesorowych*.



Rys. 7.2. Widok stanowiska laboratoryjnego z zestawem ZL2AVR

Do właściwych zasobów sprzętowych stanowiska laboratoryjnego należą:

- zestaw uruchomieniowy ZL2AVR,
- komputer klasy PC wraz z oprogramowaniem,
- programator ISP ZL2PRG dla mikrokontrolerów AVR,
- zasilacz niestabilizowany PS_ZL, przewody połączeniowe.

7.1.1. Zestaw uruchomieniowy ZL2AVR

Zestaw umożliwia opracowywanie różnorodnych projektów, które można przetestować zanim zostanie dla nich zaprojektowana płytka drukowana. Konstrukcja zestawu – poprzez wprowadzenie najczęściej stosowanych bloków funkcjonalnych, takich jak: wyświetlacze LCD i LED, interfejs RS232 itp. – umożliwia projektowanie praktycznie dowolnego systemu mikroprocesorowego oraz specjalizowanych sterowników mikroprocesorowych²³.

W skład zestawu ZL2AVR wchodzą następujące bloki funkcyjne:

1. Mikrokontroler ATmega8, który może być taktowany wewnętrznym sygnałem zegarowym lub z zastosowaniem zewnętrznego rezonatora kwarcowego X1.

²³ ZL2AVR - Zestaw uruchomieniowy dla mikrokontrolerów AVR ATmega8. Nota aplikacyjna. Wydawnictwo BTC.

- 2. S5, R24, C5, JP1-układ zerowania mikrokontrolera.
- 3. Złącze Z7 złączem programatora ISP.
- 4. Alfanumeryczny wyświetlacz LCD.
- 5. Cztery wyświetlacze 7-segmentowe LED ze wspólną anodą.
- 6. Interfejs szeregowy RS232.
- 7. Port wyjściowy dużej mocy.
- 8. Blok ośmiu diod LED (D1÷D8).
- 9. Blok przycisków (S1÷S4).
- 10. Odbiornik transmisji danych w podczerwieni.
- 11. Konwerter I^2C na 8-bitowy port I/O.
- 12. Złącze Z1 umożliwia dołączenie klawiatury PS2.
- 13. Złącza Z5 i Z6, umożliwiają dołączanie zewnętrznych urządzeń sterowanych magistralą I²C.
- 14. Złącze Z10 (*1-Wire*) umożliwia dołączanie elementów sterowanych za pomocą interfejsu 1-Wire.
- 15. Złącze Z11 (*Servo*) umożliwia np. dołączenie serwomechanizmu modelarskiego.

Rozmieszczenie najważniejszych elementów i bloków funkcyjnych zestawu przedstawia rysunek 7.3.



Rys. 7.3. Rozmieszczenie elementów zestawu ZL2AVR



Schemat ideowy zestawu uruchomieniowego przedstawia rysunek 7.4.

Rys. 7.4. Schemat ideowy zestawu ZL2AVR.

Ze schematu wynika, że w zestawie uruchomieniowym występują elementy, z których (bez konieczności lutowania) można utworzyć wiele różnych układów mikroprocesorowych.

Wszystkie układy w zestawie uruchomieniowym są zasilane napięciem +5 V, które jest stabilizowane za pomocą stabilizatora L7805CV. Do zasilania zestawu uruchomieniowego zastosowano zasilacz niestabilizowany PS_ZL. Napięcie zasilania może być doprowadzone poprzez złącze wtyczkowe Z12 (CON2) lub poprzez złącze Z3 (ARK2) – rysunek 7.5. Wartość napięcia zasilania wynosi 9÷12 VDC. Dioda LED (D9) sygnalizuje włączenie zasilania płytki uruchomieniowej. Na płytce znajdują się również złącza szpilkowe VCC i GND, do których zostało doprowadzone napięcie +5 V oraz masa²⁴.



Rys. 7.5. Rozmieszczenie złącz zasilania zestawu ZL2AVR

²⁴ ZL2AVR - Zestaw uruchomieniowy dla mikrokontrolerów AVR ATmega8. Nota aplikacyjna. Wydawnictwo BTC.

Poszczególne bloki zawarte w zestawie uruchomieniowym należy łączyć ze sobą przewodami zakończonymi wtykami umożliwiającymi zakładanie ich na punkty łączeniowe.

Mikrokontroler ATmega8

Mikrokontroler taktowany jest przez zewnętrzny rezonator kwarcowy o częstotliwości 8 MHz. W przypadku korzystania z rezonatora na płytce zworki JP2 i JP3 powinny być włożone (rysunek 7.6). Do wejścia RST mikrokontrolera podłączony został przycisk resetujący. Zerowanie można przeprowadzić przyciskiem S5. Zworka JP1 umożliwia dołączenie zewnętrznego obwodu zerującego do mikrokontrolera. Oprócz standardowych kondensatorów filtrujących napięcie, zasilanie wewnętrznego przetwornika analogowo-cyfrowego filtrowane jest przez filtr dolnoprzepustowy LC (L1, C3, C4). Wszystkie linie portów, zostały wyprowadzone na podwójne złącza kołkowe, dzięki temu pomiar stanu wejść/wyjść staje się wygodny, a zarazem możliwe jest elastyczne wykorzystanie portów mikrokontrolera. Potencjometr P2 umożliwia zmianę napięcia (w zakresie od 0 do 5 V) podawanego na wejście przetwornika A/C zawartego w mikrokontrolerze ATmega8.



Rys. 7.6. Otoczenie mikrokontrolera ATmega8 zestawu ZL2AVR

Złącze programatora

Pamięć programu mikrokontrolera zastosowanego w zestawie może być programowana bezpośrednio w systemie ISP (*ISP – in system programming*). Na płytce zestawu znajduje się 10 pinowe złącze IDC-10 programatora (rysunek 7.7) w standardzie ISP firmy Kanda. Dwukierunkowa transmisja szeregowa jest prowadzona liniami MOSI (wejście danych do mikrokontrolera), MISO (wyjście danych) i SCK (zegar synchronizujący transmisję). Piny złącza programującego podpięte są na sztywno do odpowiednich linii portu PB mikrokontrolera. Przed dołączeniem programatora należy upewnić się, że do portu PB nie są dołączone żadne obciążenia o małej impedancji. Zastosowanie złącza IDC-10 umożliwia bezproblemowe podłączenie programatora, a mechaniczny klucz zapobiega niewłaściwemu podpięciu przewodu.



Rys. 7.7. Podłączenie złącza ISP zestawu ZL2AVR

Do programowania mikrokontrolera z pamięcią programu typu Flash w zestawie ZL2AVR jest zalecany programator o oznaczeniu ZL2PRG (odpowiednik STK 200) lub uniwersalny programator o oznaczeniu ZL11PRG-M. W obydwu przypadkach programatory dołączane są do portu równoległego komputera.

Wyświetlacz LCD

Na płytce umieszczono 16 pinowe złącze W5 (rysunek 7.8) do podłączenia wyświetlacza LCD opartego na kontrolerze HD44780



Rys. 7.8. Wyświetlacz LCD 1602 zestawu ZL2AVR

(LCD 1602) Jego zastosowanie umożliwia prezentację danych zobrazowujących wyniki działania opracowywanego oprogramowania.

Sposób podłączenia wyświetlacza LCD umożliwia testowanie procedur obsługi zarówno 8-, jak i 4-bitowej szyny danych wyświetlacza. Kontrast wyświetlacza regulujemy za pomocą potencjometru P1.

Wyświetlacz, LED

Zaprojektowany wyświetlacz LED jest montowany bezpośrednio na płytce głównej, połączony z zasilaniem poprzez tranzystor PNP (rysunek 7.9). Zawiera cztery wyświetlacze siedmiosegmentowe ze wspólną anodą. Jest przystosowany do pracy statycznej i dynamicznej (wykorzystanie wszystkich wyświetlaczy), jednak rezystory R9÷R16 ograniczające prąd płynący przez diody segmentów zostały dobrane z dużym zapasem, by wskaźnik nie uległ uszkodzeniu przy pracy statycznej (wykorzystanie jednego wyświetlacza).



Rys. 7.9. Wyświetlacze 7-segmentowe zestawu ZL2AVR

W celu zaświecenia segmentu na wyświetlaczu 7-segmentowym LED ze wspólną anodą należy podać zero logiczne na bazę tranzystora (W4÷W1) oraz na wyprowadzenie odpowiadające segmentowi (a÷g, dp).

Diody LED

Jest to najprostszy wskaźnik wizualizacji stanu mikrokontrolera (rysunek 7.10). Każda dioda wyposażona jest w rezystor (R1÷R8) ograniczający jej prąd.



Rys. 7.10. Rozmieszczenie diod LED zestawu ZL2AVR

Diody te można wykorzystać do sygnalizacji zdarzeń stwierdzonych przez zaprojektowany system mikroprocesorowy. Sterowanie diodami odbywa się bezpośrednio z linii portów mikrokontrolera. Aby zaświecić diodę LED umieszczoną na płytce należy do odpowiedniego jej pinu (D1÷D8) podać logiczne zero.

Interfejs szeregowy RS232

Układem konwersji poziomów RS232↔ TTL/CMOS jest układ MAX232 (rysunek 7.11). Za jego pośrednictwem poprzez złącze Z2 można połączyć mikrokontroler z komputerem PC (poprzez złącze typu COM) oraz z innymi systemami mikroprocesorowymi. Linia wejściowa RxD oraz linia wyjściowa TxD jest dołączana do mikrokontrolera za pomocą przewodów do złącz szpilkowych RS232. Interfejs ten może być wykorzystywany podczas symulacji sprzętowej.

Kabel łączący zestaw uruchomieniowy z komputerem PC powinien mieć postać przedłużacza (połączenie 1:1).



Rys. 7.11. Interfejs RS232 i PS/2 zestawu ZL2AVR

Interfejs PS/2

Zestaw został wyposażony w typowe 6-stykowe złącze typu PS/2 (rysunek 7.11). Umożliwia ono podłączenie klawiatury AT lub myszy PS/2. Linie CLK i DATA są dołączana do mikrokontrolera za pomocą przewodów do złącz szpilkowych KL.PC. Rezystory R22 i R23 są wymagane do poprawnej komunikacji mikrokontrolera z klawiaturą PC.

Interfejsy komunikacyjne

Interfeisy komunikacyine I^2C i 1-Wire sa powszechnie stosowane do komunikacji różnorodnych urządzeń peryferyjnych z systemem mikroprocesorowym. Urządzenia peryferyjne komunikujące sie poprzez interfejs I²C (w wypadku mikrokontrolerów AVR, Atmel używa nazwy TWI (two-wire interface) dołacza się do systemu poprzez złacza Z5 (rysunek 7.12). Linie danych SDA (Serial Data Line) i linie zegarowa SCL (Serial Clock Line) dołaczana się do mikrokontrolera za pomoca przewodów ze złacz szpilkowych. Obydwie linie sa na stałe podciagniete do źródła zasilania poprzez rezystory podciągające R27 i R28. Analogicznie jest z interfejsem 1-Wire. Tym razem, jak sama nazwa wskazuje, jest to podłaczenie jednoprzewodowe. Urzadzenia pervfervjne komunikujace sie poprzez interfejs 1-Wire dołacza sie do złacza Z10 (rysunek 7.12). Do tego złacza można podłaczyć wiele układów produkowanych przez firmę Dallas/Maxim, jak na przykład scalone termometry, pastylki identyfikacyjne (iButton). Rezystor R26 jest rezystorem podciagającym.

Interfejsy I²C i 1-Wire zajmują odpowiednio linie portów PC4, PC5.



Rys. 7.12. Interfejsy komunikacyjne I²C i 1-Wire zestawu ZL2AVR

Złącze Z11 (Servo) umożliwia np. dołączenie serwomechanizmu modelarskiego.

Na złącza Z4, Z8 i Z9 (AUX) zostały wyprowadzone napięcia zasilające (masa i +5 V) oraz linie uniwersalne oznaczone A1÷A6, które umożliwiają dołączanie elementów zewnętrznych, jak przyciski, przekaźniki itp.

Blok przycisków

Zestaw wyposażono w 4 przyciski chwilowe (S1÷S4), które można dołączyć bezpośrednio do linii I/O mikrokontrolera ATmega8. W zależności od wartości napięcia (0 V lub 5 V) na wyprowadzeniach R1 i R2 (rysunek 7.13), na liniach portów mikrokontrolera, do których będą one dołączone, będzie po ich przyciśnięciu podawany odpowiednio poziom niski lub wysoki.



Rys. 7.13. Blok przycisków zestawu ZL2AVR

Port wyjściowy dużej mocy

Moduł ten składa się z jednego układu scalonego ULN2803 (rysunek 7.14), który zawiera osiem inwerterów. Stopień wejściowy jest kompatybilny ze standardami TTL i CMOS. Stopień wyjściowy oparto na kluczach tranzystorowych w układzie Darlingtona, których maksymalny prąd wynosi 500 mA, a maksymalne napięcie 50 V. Dodatkowo układ ten zawiera diody zabezpieczające, które likwidują negatywne zakłócenia podczas przełączania urządzeń charakteryzujących się dużą indukcyjnością. Układ ten znakomicie nadaje się do sterowania urządzeniami wyjściowymi, których bezpośrednio nie można podłączyć do portów mikrokontrolera, by nie doprowadzić do ich uszkodzenia. Do urządzeń takich można zaliczyć m. in. silnik krokowy, silnik DC, przekaźnik czy żarówkę.



Rys. 7.14. Port wyjściowy dużej mocy zestawu ZL2AVR

Odbiornik transmisji danych w podczerwieni

Odbiornik podczerwieni TFMS5860 (rysunek 7.15) ze wzmacniaczem pracuje na częstotliwości modulacji 36 kHz i jego wyjście jest podłączone do pinu IR. Umożliwia on współpracę z urządzeniami przesyłających dane w zakresie podczerwieni. Zasięg toru zależy wyłącznie od mocy nadajnika i ukierunkowania wiązki. Producent układu, którym jest TEMIC, podaje, że możliwe jest uzyskanie zasięgu do ponad 50 m. Odbiornik podczerwieni umożliwia sterowanie układem mikroprocesorowym za pomocą pilota zdalnego sterowania.



Rys. 7.15. Odbiornik transmisji danych w podczerwieni zestawu ZL2AVR

Konwerter I²C na 8-bitowy port I/O

Konwerter magistrali I²C na 8-bitowy równoległy port I/O (rysunek 7.16) zrealizowano na układzie PCF8574P. Takie rozwiązanie pozwoliło rozszerzyć liczbę dostępnych linii I/O. Układ ten może pracować zarówno z liniami wejściowymi jak i wyjściowymi, a także w trybie mieszanym, bez korzystania z sygnału sterującego. Adresy konwertera ustalono na stałe, dla zapisu jest to adres 64 (dec), a odczytu 65 (dec). Układ umożliwia wykonywanie eksperymentów z wykorzystaniem interfejsu I²C oraz zwiększa liczbę portów o dodatkowy port 8-bitowy.



Rys. 7.16. Konwerter I²C na 8-bitowy równoległy port I/O zestawu ZL2AVR

LITERATURA

- 1. Advantech Equipment Corp., LABTOOL-48XP. Intelligent Universal Programmer. User's Manual. Printed in Taiwan, July 2002.
- Doliński J., *Mikrokontrolery AVR w praktyce*, Wydawnictwo BTC, 2004, ISBN:83-910067-6-X.
- 3. Dziuda A., Krupa W., *Laboratorium systemów mikroprocesorowych*, PWSZ Kolegium Karkonoskie, 2007, ISBN 978-83-924736-3-3.
- 4. Dziuda A., Krupa W., *Laboratorium Techniki Cyfrowej*, PWSZ Kolegium Karkonoskie, 2006, ISBN 83-912031-7-4.
- 5. *IDE-51 Zintegrowane środowisko programowe dla procesorów rodziny* 8051. Wersja 2.1. MicroMax 1995.
- 6. Majewski J., *Programowanie mikrokontrolerów 8051 w języku C. Pierwsze kroki*, Warszawa, Wydawnictwo BTC, 2005, ISBN: 83-60233-01-2.
- 7. Makieta dydaktyczna 'SKRZYŻOWANIE'. Wersja 3.0. MicroMax 1994.
- 8. Makieta dydaktyczna 'WYŚWIETLACZ LED'. Wersja 3.0. MicroMax 1994.
- 9. Makieta dydaktyczna 'TĘCZA'. Wersja 3.0. MicroMax 1994.
- 10. Moduł dydaktyczny M-DYD. Wersja 4.0. MicroMax 1995.
- 11. Moduł sterownika uM-537F. Instrukcja użytkowania. Wersja 3.0. Micro-Max 2003.
- 12. Starecki T., *Mikrokontrolery 8051 w praktyce*, Wydawnictwo BTC, 2002, ISBN: 83-910067-4-3-2.
- 13. Wiązania M., *Programowanie mikrokontrolerów AVR w języku BASCOM*, Wydawnictwo BTC, 2004, ISBN: 83-921073-2-2.
- 14. Xilinx, Inc., *CoolRunner-II Evaluation Board, Reference Manual.* UG000 (v5.0)August 24, 2008.
- 15. Xilinx, Inc., CoolRunner-II CPLD Starter Kit. CPLD Evaluation Platform for Low Power, High Volume Applications. (http://www.xilinx.com/ cr2starter).
- Xilinx, Inc., Programmable Logic Design. Quick Start Guide. UG500 (v1.0) May 8, 2008.
- 17. Zbysiński P., Pasierbiński J., *Układy programowalne pierwsze kroki,* Wydawnictwo BTC, 2004, ISBN: 83-910067-0-0.
- 18. ZL2AVR Zestaw uruchomieniowy dla mikrokontrolerów AVR ATmega8. Nota aplikacyjna. Wydawnictwo BTC.
- 19. *ZL2MCS51 Zestaw uruchomieniowy dla mikrokontrolerów z rodziny 8051 (v.1.2)*. Nota aplikacyjna. Wydawnictwo BTC.
- 20. ZL6PLD Zestaw uruchomieniowy dla układów FPGA z rodziny Spartan 3 firmy Xilinx (v.1.0). Nota aplikacyjna. Wydawnictwo BTC.
- 21. *ZL2PRG Programator ISP dla mikrokontrolerów AVR firmy Atmel (v. 1.1)*. Nota aplikacyjna Wydawnictwa BTC.
- 22. ZL11PRG Uniwersalny programator ISP (v. 1.0). Nota aplikacyjna Wydawnictwa BTC.



KARKONOSKA PAŃSTWOWA SZKOŁA WYŻSZA w Jeleniej Górze

ISBN 978-83-61955-09-2